

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/01442

A. CLASSIFICATION OF SUBJECT MATTER

Int. C16 H01L41/107

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. C16 H01L41/107, H03H3/02, 3/08, 3/10, 9/17

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1964 - 1997	Jitsuyo Shinan Toroku
Kokai Jitsuyo Shinan Koho	1971 - 1997	Kohō 1996 - 1997
Toroku Jitsuyo Shinan Koho	1994 - 1997	

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 62-122405, A (Sony Corp.), June 3, 1987 (03. 06. 87) (Family: none)	15
X	JP, 01-231411, A (Toshiba Corp.), September 14, 1989 (14. 09. 89) (Family: none)	15
A	JP, 62-78904, A (Toshiba Corp.), April 11, 1987 (11. 04. 87) (Family: none)	1 - 22
A	JP, 06-204776, A (Oki Electric Industry Co., Ltd.), July 22, 1994 (22. 07. 94) (Family: none)	1 - 22
A	JP, 08-274573, A (Olympus Optical Co., Ltd.), October 18, 1996 (18. 10. 96) (Family: none)	1 - 22
A	JP, 09-92895, A (Matsushita Electric Industrial Co., Ltd.), April 4, 1997 (04. 04. 97) & EP, 755085, A1	9

 Further documents are listed in the continuation of Box C. See patent family annex.

- * Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search

July 23, 1997 (23. 07. 97)

Date of mailing of the international search report

August 5, 1997 (05. 08. 97)

Name and mailing address of the ISA/

Japanese Patent Office

Facsimile No.

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/01442

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 01-103012, A (Hitachi, Ltd.), April 20, 1989 (20. 04. 89) (Family: none)	10, 12, 13

特許協力条約

E P

U S P C T

国際調査報告

(法8条、法施行規則第40、41条)
(PCT18条、PCT規則43、44)

出願人又は代理人 の書類記号 502670P1	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220) 及び下記5を参照すること。	
国際出願番号 PCT/JP97/01442	国際出願日 (日.月.年) 24.04.97	優先日 (日.月.年)
出願人(氏名又は名称) 三菱電機株式会社		

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT18条)の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

この調査報告に引用された先行技術文献の写しも添付されている。

- 請求の範囲の一部の調査ができない(第I欄参照)。
- 発明の単一性が欠如している(第II欄参照)。
- この国際出願は、ヌクレオチド及び/又はアミノ酸配列リストを含んでおり、次の配列リストに基づき国際調査を行った。
 - この国際出願と共に提出されたもの
 - 出願人がこの国際出願とは別に提出したもの
 - しかし、出願時の国際出願の開示の範囲を越える事項を含まない旨を記載した書面が添付されていない
 - この国際調査機関が書換えたもの
- 発明の名称は 出願人が提出したものを承認する。
 - 次に示すように国際調査機関が作成した。
- 要約は 出願人が提出したものを承認する。
 - 第III欄に示されているように、法施行規則第47条(PCT規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1カ月以内にこの国際調査機関に意見を提出することができる。
- 要約書とともに公表される図は、
第1図とする。 出願人が示したとおりである。 なし
 - 出願人は図を示さなかった。
 - 本図は発明の特徴を一層よく表している。

A. 発明の属する分野の分類 (国際特許分類 (IPC))

H01L41/107

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

H01L41/107

H03H3/02, 3/08, 3/10, 9/17

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1964-1997

日本国公開実用新案公報 1971-1997

日本国登録実用新案公報 1994-1997

日本国実用新案登録公報 1996-1997

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP, 62-122405, A (ソニー株式会社) 3. 6月. 1987 (03. 06. 87) (ファミリーなし)	15
X	JP, 01-231411, A (株式会社東芝) 14. 9月. 1989 (14. 09. 89) (ファミリーなし)	15
A	JP, 62-78904, A (株式会社東芝) 11. 4月. 1987 (11. 04. 87) (ファミリーなし)	1-22
A	JP, 06-204776, A (沖電気工業株式会社) 22. 7月. 1994 (22. 07. 94) (ファミリーなし)	1-22

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」先行文献ではあるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」同一パテントファミリー文献

国際調査を完了した日

23. 07. 97

国際調査報告の発送日

05.08.97

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

井原 純

4M 9354



電話番号 03-3581-1101 内線 3463

C (続き) 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP, 08-274573, A (オリンパス光学工業株式会社) 18. 10月. 1996 (18. 10. 96) (ファミリーなし)	1-22
A	JP, 09-92895, A (松下電器産業株式会社) 4. 4月. 1997 (04. 04. 97) & EP, 755085, A1	9
A	JP, 01-103012, A (株式会社日立製作所) 20. 4月. 1989 (20. 04. 89) (ファミリーなし)	10, 12, 13

国際調査報告

国際出願番号 PCT/JP97/01442

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P, 08-274573, A (オリンパス光学工業株式会社) 18. 10月. 19 96 (18. 10. 96) (ファミリーなし)	1-22
A	J P, 09-92895, A (松下電器産業株式会社) 4. 4月. 1997 (04. 04. 97) & E P, 755085, A1	9
A	J P, 01-103012, A (株式会社日立製作所) 20. 4月. 1989 (20. 04. 89) (ファミリーなし)	10, 12, 13

国際調査報告

国際出願番号 PCT/JP97/01442

A. 発明の属する分野の分類(国際特許分類(IPC))

H01L41/107

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

H01L41/107

H03H3/02, 3/08, 3/10, 9/17

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1964-1997

日本国公開実用新案公報 1971-1997

日本国登録実用新案公報 1994-1997

日本国実用新案登録公報 1996-1997

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP, 62-122405, A (ソニー株式会社) 3. 6月. 1987 (03. 06. 87) (ファミリーなし)	15
X	JP, 01-231411, A (株式会社東芝) 14. 9月. 1989 (14. 09. 89) (ファミリーなし)	15
A	JP, 62-78904, A (株式会社東芝) 11. 4月. 1987 (11. 04. 87) (ファミリーなし)	1-22
A	JP, 06-204776, A (沖電気工業株式会社) 22. 7月. 1994 (22. 07. 94) (ファミリーなし)	1-22

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」先行文献ではあるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

23. 07. 97

国際調査報告の発送日

05.08.97

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100

市京都市伏見区御陵町1番1号

特許庁審査官(権限のある職員)

井原 純

4M 9354



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/01442

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 01-103012, A (Hitachi, Ltd.), April 20, 1989 (20. 04. 89) (Family: none)	10, 12, 13

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/01442

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl⁶ H01L41/107

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl⁶ H01L41/107, H03H3/02, 3/08, 3/10, 9/17

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1964 - 1997	Jitsuyo Shinan Toroku
Kokai Jitsuyo Shinan Koho	1971 - 1997	Kohō 1996 - 1997
Toroku Jitsuyo Shinan Koho	1994 - 1997	

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 62-122405, A (Sony Corp.), June 3, 1987 (03. 06. 87) (Family: none)	15
X	JP, 01-231411, A (Toshiba Corp.), September 14, 1989 (14. 09. 89) (Family: none)	15
A	JP, 62-78904, A (Toshiba Corp.), April 11, 1987 (11. 04. 87) (Family: none)	1 - 22
A	JP, 06-204776, A (Oki Electric Industry Co., Ltd.), July 22, 1994 (22. 07. 94) (Family: none)	1 - 22
A	JP, 08-274573, A (Olympus Optical Co., Ltd.), October 18, 1996 (18. 10. 96) (Family: none)	1 - 22
A	JP, 09-92895, A (Matsushita Electric Industrial Co., Ltd.), April 4, 1997 (04. 04. 97) & EP, 755085, A1	9

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

July 23, 1997 (23. 07. 97)

Date of mailing of the international search report

August 5, 1997 (05. 08. 97)

Name and mailing address of the ISA/

Authorized officer

PCT

世界知的所有権機関
国際事務局
特許協力条約に基づいて公開された国際出願



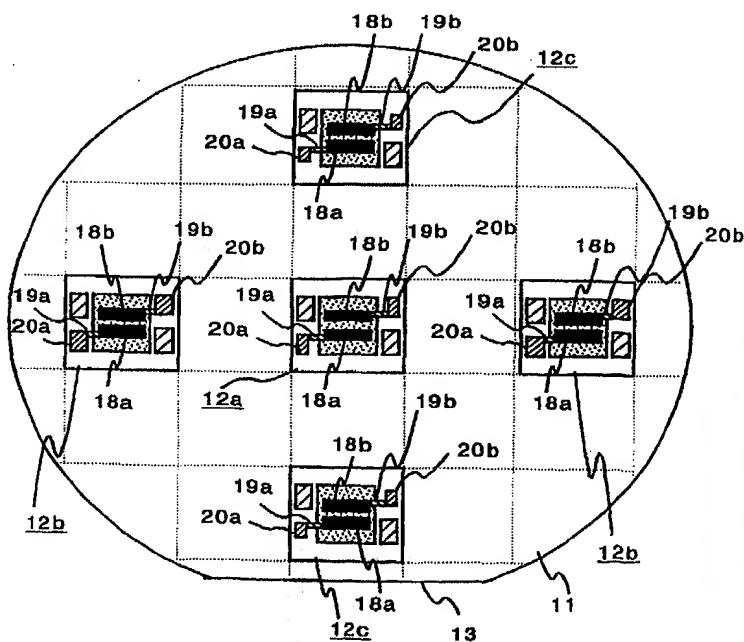
(51) 国際特許分類6 H01L 41/107	A1	(11) 国際公開番号 WO98/48464
		(43) 国際公開日 1998年10月29日(29.10.98)
(21) 国際出願番号 PCT/JP97/01442		(81) 指定国 CA, CN, JP, KR, US, 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).
(22) 国際出願日 1997年4月24日(24.04.97)		添付公開書類 国際調査報告書
(71) 出願人 (米国を除くすべての指定国について) 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA)[JP/JP] 〒100 東京都千代田区丸の内二丁目2番3号 Tokyo, (JP)		
(72) 発明者 ; および		
(75) 発明者/出願人 (米国についてのみ) 和高修三(WADAKA, Shusou)[JP/JP] 三須幸一郎(MISU, Koichiro)[JP/JP] 永塚 勉(NAGATSUKA, Tsutomu)[JP/JP] 木村友則(KIMURA, Tomonori)[JP/JP] 龜山俊平(KAMEYAMA, Shunpei)[JP/JP] 〒100 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo, (JP)		
(74) 代理人		
弁理士 溝井章司(MIZOI, Shoji) 〒247 神奈川県鎌倉市大船二丁目17番10号 NTA大船ビル3F Kanagawa, (JP)		

(54) Title: THIN FILM PIEZOELECTRIC ELEMENT, METHOD FOR MANUFACTURING THE SAME, AND CIRCUIT ELEMENT

(54) 発明の名称 薄膜圧電素子及び薄膜圧電素子の製造方法及び回路素子

(57) Abstract

Thin film piezoelectric elements (12a, 12b, and 12c) formed on a wafer (11) and having the same characteristics irrespective of the position on the wafer (11) is realized by compensating the variation of the characteristics depending on the positions of the elements (12a, 12b, and 12c) by changing at least one of the lengths Le and widths We of upper electrodes (18a and 18b), the distance Lg between upper input and output electrodes (18a and 18b), the lengths La and widths Wa of lead-out electrodes (19a and 19b), and the pattern shapes of the elements (12a, 12b, and 12c), such as the electrode areas of the capacitors electrically connected to bonding pads (20a and 20b).



PCT

世界知的財産権機関
国際事務局

特許協力条約に基づいて公開された国際出願



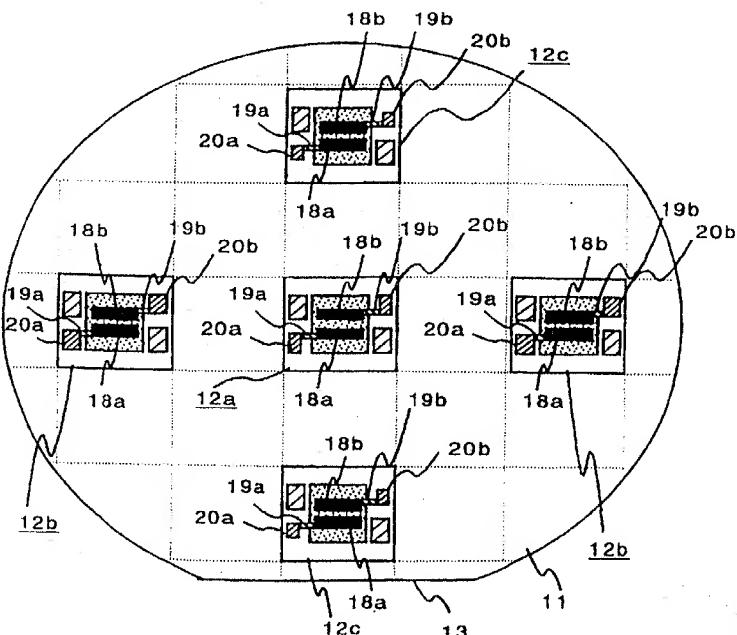
(51) 国際特許分類6 H01L 41/107	A1	(11) 国際公開番号 WO98/48464
		(43) 国際公開日 1998年10月29日(29.10.98)
(21) 国際出願番号 PCT/JP97/01442		
(22) 国際出願日 1997年4月24日(24.04.97)		
(71) 出願人 (米国を除くすべての指定国について) 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA)[JP/JP] 〒100 東京都千代田区丸の内二丁目2番3号 Tokyo, (JP)		(81) 指定国 CA, CN, JP, KR, US, 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).
(72) 発明者: および (75) 発明者/出願人 (米国についてのみ) 和溝修三(WADAKA, Shusou)[JP/JP] 三須幸一郎(MISU, Koichiro)[JP/JP] 永塚 勉(NAGATSUKA, Tsutomu)[JP/JP] 木村友則(KIMURA, Tomonori)[JP/JP] 龟山俊平(KAMEYAMA, Shunpei)[JP/JP] 〒100 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo, (JP)		添付公開書類 国際調査報告書
(74) 代理人 弁理士 溝井章司(MIZOI, Shoji) 〒247 神奈川県鎌倉市大船二丁目17番10号 NTA大船ビル3F Kanagawa, (JP)		

(54) Title: THIN FILM PIEZOELECTRIC ELEMENT, METHOD FOR MANUFACTURING THE SAME, AND CIRCUIT ELEMENT

(54) 発明の名称 薄膜圧電素子及び薄膜圧電素子の製造方法及び回路素子

(57) Abstract

Thin film piezoelectric elements (12a, 12b, and 12c) formed on a wafer (11) and having the same characteristics irrespective of the position on the wafer (11) is realized by compensating the variation of the characteristics depending on the positions of the elements (12a, 12b, and 12c) by changing at least one of the lengths l_e and widths w_e of upper electrodes (18a and 18b), the distance l_g between upper input and output electrodes (18a and 18b), the lengths l_a and widths w_a of lead-out electrodes (19a and 19b), and the pattern shapes of the elements (12a, 12b, and 12c), such as the electrode areas of the capacitors electrically connected to bonding pads (20a and 20b).



(57)要約

ウエハ(11)上の位置により、上部電極(18a, 18b)の長さL_eや幅W_e、入出力上部電極(18a, 18b)間距離L_g、引き出し電極(19a, 19b)の長さL_aや幅W_a、ボンディングパッド(20a, 20b)の面積、ボンディングパッド(20a, 20b)に電気的に接続されたコンデンサの電極面積等の薄膜圧電素子(12a, 12b, 12c)のパターン形状のうちの少なくとも1つ以上を変えることにより、上記ウエハ(11)上の位置により生じる上記薄膜圧電素子(12a, 12b, 12c)の特性ばらつきを補償し、上記ウエハ(11)上の位置によらず同じ特性の薄膜圧電素子(12a, 12b, 12c)を実現する。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AL	アルバニア	FI	フィンランド	LR	リベリア	SK	スロヴァキア
AM	アルメニア	FR	フランス	LS	レソト	SL	シエラ・レオネ
AT	オーストリア	GA	ガボン	LT	リトアニア	SN	セネガル
AU	オーストラリア	GB	英國	LU	ルクセンブルク	SZ	スウェーデン
AZ	アゼルバイジャン	GD	グレナダ	LV	ラトヴィア	TD	チャード
BA	ボスニア・ヘルツェゴビナ	GE	グルジア	MC	モナコ	TG	トーゴ
BB	バルバドス	GH	ガーナ	MD	モルドヴァ	TJ	タジキスタン
BE	ベルギー	GM	ガンビア	MG	マダガスカル	TM	トルクメニスタン
BF	ブルガリア	GN	ギニア	MK	マケドニア旧ユーゴスラヴィア	TR	トルコ
BG	ブルガリア	GW	ギニア・ビサオ	共和国		TT	トリニダッド・トバゴ
BJ	ベナン	GR	ギリシャ	ML	マリ	UA	ウクライナ
BR	ブラジル	HR	クロアチア	MN	モンゴル	UG	ウガンダ
BY	ベラルーシ	HU	ハンガリー	MR	モーリタニア	US	米国
CA	カナダ	ID	インドネシア	MW	マラウイ	UZ	ウズベキスタン
CF	中央アフリカ	IE	アイルランド	MX	メキシコ	VN	ヴィエトナム
CG	コンゴ	IL	イスラエル	NE	ニジェール	YU	ユーゴスラビア
CH	スイス	IS	アイスランド	NL	オランダ	ZW	ジンバブエ
CI	コートジボアール	IT	イタリア	NO	ノルウェー		
CM	カメルーン	JP	日本	NZ	ニュージーランド		
CN	中国	KE	ケニア	PL	ポーランド		
CU	キューバ	KG	キルギスタン	PT	ポルトガル		
CY	キプロス	KP	北朝鮮	RO	ルーマニア		
DE	ドイツ	LB	リビア				

明細書

薄膜圧電素子及び薄膜圧電素子の製造方法及び回路素子

5 技術分野

この発明は、弾性波を利用した共振器、フィルタ等の薄膜圧電素子に関する。また、上記薄膜圧電素子の製造方法に関する。

背景技術

10 薄膜圧電素子は、圧電体材料が電気信号と弾性波との変換作用を行うことを利用して、共振器やフィルタとして動作するものである。

図34、図35、図36及び図37は、例えば、日本国公開特許公報“特開昭61-269410”（以下、文献1と記す）に示されている従来のこの種の薄膜圧電素子を示す図である。

15 図34は、従来のこの種の薄膜圧電素子の構造を示す図である。

図35は、図34中のA-A間の断面図である。

図中、1はガラス基板、2は酸化亜鉛（ZnO）からなる圧電薄膜、3は入力側すだれ状電極、4は出力側すだれ状電極、5は電極指、6はアルミニウム（Al）からなる対向電極である。

20 図36及び図37は、図34及び図35に示した従来のこの種の薄膜圧電素子の特性を示す図であり、図36は、音速 V_s と規格化膜厚 k_h との関係を示す図、図37は、電気機械結合係数 K^2 と規格化膜厚 k_h との関係を示す図である。

25 図38、図39及び図40は、日本国公開特許公報“特開昭63-18708”（以下、文献2と記す）に示されている従来のこの種の薄膜圧電素子を示す図である。

図38は、図35と同様の断面図である。

図39は、図38に示した従来のこの種の薄膜圧電素子の音速 V_s と規格化膜厚 k_h との関係を示す図、図40は、電気機械結合係数 K^2 と規格化膜厚 k_h との関係を示す図である。

5 図41及び図42は、日本国公開特許公報“特開平2-189011”（以下、文献3と記す）に示されている従来のこの種の圧電素子を示す図である。

図中、5は電極指であり、7は基板となる圧電体である。

次に、図34～図42を用いて、動作について説明する。

10 図34及び図35にて、ガラス基板1の上に電極指5が形成され、さらにその上に、酸化亜鉛（ZnO）からなる圧電薄膜2が形成されている。入力側すだれ状電極3に印加された電気信号は、交差する電極指5の部分に電界をつくる。上記電界により上記圧電薄膜2は伸縮し、弾性波を励振する。上記入力側すだれ状電極3で励振された弾性波は、表面に平行に伝搬し、電界と弾性振動を伴って出力側すだれ状電極4に至る。上記出力側すだれ状電極4では、上記弾性波がつくる電界を再び電極指5が受信し、電気信号に戻す。電気信号と弾性波との変換は可逆性がなりたつので、上記弾性波がつくる電界を電気信号に戻すプロセスは入力側すだれ状電極3の場合と同じに考えてよい。

20 図35に示したような圧電薄膜2中を伝搬する弾性波には、いくつかのモードがある。例えば、表面にエネルギーが集中して表面に平行な方向に伝搬する表面弾性波や、表面に平行な方向に伝搬するバルク波や厚み方向に伝搬するバルク波等の多くのモードが存在する。どのモードの弾性波がどのような強度で励振されるかは、使用する材料及び材料の組み合わせや、各材料の厚み等の物理寸法及び弾性波を励振する電極の構造等により決まる。図35に示した薄膜圧電素子では、表面弾性波を用

いでいる。図3 4及び図3 5に示したような電極指5の構造は表面弾性波の励振に広く用いられている。

上記入力側すだれ状電極3に印加された電気信号から上記表面弾性波に変換される効率は、このような薄膜圧電素子の性能に大きく関係する量であり、この変換効率を示す性能指数の一つに電気機械結合係数 K^2 がある。電気機械結合係数 K^2 が大きいほど、例えば、より低損失なフィルタを実現できたり、或いは、より広帯域なフィルタを実現できたりする特徴がある。この電気機械結合係数 K^2 は、使用する材料及び材料の組み合わせや、各材料の厚み等の物理寸法及び弾性波を励振する電極の構造等により決まる。

文献1に示された従来のこの種の薄膜圧電素子は、ガラス基板1に密度 $\rho = 5.7 \pm 0.3$ 、ラメ定数 $\mu = (0.48 \pm 0.02) \times 10^{-1}$ N/m^2 、ポアソン比 $\sigma = 0.25$ のPbO-B₂O₃系ガラスを用い、電極指5にアルミニウムを用い、圧電薄膜2に酸化亜鉛(ZnO)を用いている。さらに、厚みは、電極指5が0.1 μm 、圧電薄膜2が0.3~2.5.5 μm 、対向電極6が0.1 μm である。このように構成された薄膜圧電素子の特性が、図3 6及び図3 7に示すようになることが文献1中で述べられている。

図3 6は、音速 V_s と規格化膜厚 $k h$ との関係を示す図、図3 7は、20 電気機械結合係数 K^2 と規格化膜厚 $k h$ との関係を示す図である。

ここで、 h は圧電薄膜2の厚さ、 k は表面に平行な方向に伝搬する表面弾性波の波数である。規格化膜厚 $k h$ は、波数 k と厚さ h の積である。弾性波の波長を λ 、周波数を f とすると、波数 k は $(2\pi/\lambda)$ または $(2\pi f/V_s)$ であるから、ある一定の周波数 f に固定した場合には、波数 k は一定値であり、横軸の規格化膜厚 $k h$ は厚み h に置き換えて考えることができる。即ち、図3 6は、ある一定の周波数 f について

考える場合の、圧電薄膜2の厚み h と音速 V_s との関係を示しており、上記厚み h が変化しても、音速 V_s はほぼ一定値となることを示している。また、図37は、ある一定の周波数 f について考える場合、圧電薄膜2の厚み h と電気機械結合係数 K^2 との関係を示しており、 $k h$ が5 3から4に至る範囲では、電気機械結合係数 K^2 がほぼ最大であり、かつ、一定の値となることを示している。

従って、上記のようにガラス基板1等の材質を選択することにより、上記圧電薄膜2の厚みがばらついても、上記薄膜圧電素子の音速 V_s や電気機械結合係数 K^2 をほぼ一定値にすることができる。音速 V_s は10 、上記薄膜圧電素子の中心周波数に關係し、電気機械結合係数 K^2 は上記薄膜圧電素子の挿入損失に大きく關係する。従って、図36、図37は、規格化膜厚 $k h$ が3から4の範囲となるような周波数 f 及び上記圧電薄膜2の厚み h の範囲では、上記薄膜圧電素子は中心周波数や挿入損失がほぼ一定値となることを示している。

15 図38は、文献2に示された従来のこの種の薄膜圧電素子を示す図である。図35の場合と同様に、断面図である。

図中、1はガラス等の基板、2は酸化亜鉛(ZnO)、或いは、窒化アルミニウム(AlN)等からなる圧電薄膜、5はすだれ状電極を構成する電極指である。

20 図38に示した従来のこの種の薄膜圧電素子も図34、図35の場合と同様に、表面弾性波を用いている。ガラス基板1上に電極指5を構成し、その上に圧電薄膜2を形成する構造も、図35に示した構造に類似している。しかし、この例では、圧電薄膜2の上に対向電極6を形成しない。互いに交差する電極指5がつくる電界によって表面弾性波が励振されるのも図34、図35に示した場合と同様であるが、上記圧電薄膜2表面に金属がないため、図34、図35に示した場合とは異なる特性25

を示す。

図39は、規格化膜厚 $k h$ と音速 V_s との関係を示す図、図40は、規格化膜厚 $k h$ と電気機械結合係数 K^2 の関係を示す図である。

図34、図35に示した場合と構造や材料が似ているにも関わらず、
5 図36、図37と異なる特性を示すのは、上記圧電薄膜2表面に金属がないことによる。図39に示す場合は、図36に示した場合と異なり、規格化膜厚 $k h$ が変化すると音速 V_s が変化する。一方、電気機械結合係数 K^2 は規格化膜厚 $k h$ が2以上の領域で2以上の大きな値となる。このため、規格化膜厚 $k h$ が2以上の範囲で圧電薄膜2の厚み h を変
10 えた場合、音速 V_s は変化するが、電気機械結合係数 K^2 は大きく変化しない。即ち、薄膜圧電素子の中心周波数を、圧電薄膜2の厚み h を直接変化させることで調整する。文献2中では、上記圧電薄膜2の厚み h の調整手段として、例えば、エッチングにより薄くする方法とスパッタにより厚くする方法を示している。図38に示した構造であれば、上
15 記圧電薄膜2をエッチングやスパッタにより変化させても、電極指5には影響がない。

図41及び図42は、文献3に示された従来のこの種の圧電素子を示す図である。

この場合は、圧電薄膜2を使わずに、圧電体7を使用している。5は
20 電極指である。

図41に示した従来のこの種の圧電素子は、電極指5により表面弾性波を励振して用いる表面弾性波素子である。上記電極指5中を伝搬する表面弾性波は、電極指5の電気的な境界条件による効果と、電極指5の質量負荷による効果とにより、上記電極指5のない領域における音速と
25 異なった音速になることが知られている。図41に示した表面弾性波素子は、電極材料エッチングにより電極指5の厚みを変化させることで、

上記質量負荷効果により音速を変化させ、上記表面弾性波素子の中心周波数の調整を行う。電極指 5 の質量負荷効果による周波数の変化については、文献 “電子情報通信学会論文誌 A、Vol. J74-A, No. 9, pp. 1 359-1365, 1991年9月” (以下、文献 4 と記す) 中に詳しく述べられている。

図 4 2 に示した従来のこの種の圧電素子では、圧電体 7 の電極指 5 のない領域をエッティングして削ることにより、中心周波数の調整を行う。図 4 2 に示したような圧電体 7 表面が削られた構造では、上記圧電体 7 表面の段差の部分で、上記圧電体 7 表面を伝搬する表面弾性波がエネルギー蓄積効果による遅延を生じることが知られている。このため、上記段差の大小により、等価的に、弾性表面波素子の中心周波数を調整することができる。このような、圧電体 7 表面をエッティングすることによる中心周波数の調整については、文献 “IEEE Transactions on Sonics and Ultrasonics, Vol. SU-29, No. 6, pp. 299-310, November 1 982” (以下、文献 5 と記す) 中に詳しく述べられている。

ここで、図 4 3, 図 4 4 を用いて、圧電薄膜 2 や金属電極を成膜する場合について説明する。

圧電薄膜 2 や金属電極を成膜する場合、通常の工程では、蒸着やスパッタを用いる。これらの成膜方法では、蒸着やスパッタのターゲット 8 から見てウエハの中心付近に位置する場合は比較的厚く、ウエハの周辺部に位置する場合は比較的薄く成膜されるため、例えば、図 4 3 に示すように、上記ターゲット 8 と成膜されるウエハ 9 が真空容器 10 中に 1 対 1 で配置された場合、図 4 4 に示すように、上記ウエハ 9 の中心付近には h_1 で示すように厚く、周辺付近には h_2 で示すように薄く成膜される。このため、この種の薄膜圧電素子では、ウエハ内での上記圧電薄膜や金属電極の膜厚のばらつきに対する周波数の調整手段が必要であ

った。

発明の開示

以上のように、従来のこの種の薄膜圧電素子では、ガラス基板1と圧電薄膜2と電極指5の各材料の種類と各材料の組み合わせ及び上記ガラス基板1と上記圧電薄膜2と上記電極指5の各厚みを適切な範囲に限定していた。限定することにより、上記圧電薄膜2の厚みの変化が所定の範囲内で、上記薄膜圧電素子の特性が大きく変化しないように設計することで、製造時の上記圧電薄膜2の厚みのばらつきに対応していた。しかし、この場合、限定されたガラス基板1と圧電薄膜2と電極指5の各材料の種類と各材料の組み合わせ及び上記ガラス基板1と上記圧電薄膜2と上記電極指5の各厚みの場合にしか適用できないため、適用できる薄膜圧電素子に限りがあり、多様な薄膜圧電素子に適用することができないという問題があった。

また、従来のこの種の薄膜圧電素子及び圧電素子では、圧電薄膜2の厚みや、電極指5の厚みや、圧電体7の部分的な厚みを変化させることで、上記薄膜圧電素子及び上記圧電素子の中心周波数を調整していた。通常、この種の薄膜圧電素子や圧電素子は、1枚のガラス基板1や圧電体7からなるウエハ上に多数を配列し、一回のプロセスで多数の素子を作成する。このため、圧電薄膜2の厚みや、電極指5の厚みや、圧電体7の部分的な厚みを変化させる場合、ウエハ単位で厚みの調整を行うか、個々の素子に分離してから素子毎に厚みの調整を行うことになる。上記素子毎に調整を行う場合は、個々の調整費用が素子の価格に直接加わるため、現在のこの種の薄膜圧電素子や圧電素子の価格では現実的な方法ではない。また、ウエハ単位で厚みの調整を行う場合は、ウエハ内に厚みのばらつきが生じた場合には、適用できない。

即ち、蒸着やスパッタを用いて、圧電薄膜や金属電極を成膜する場合、前述した図44に示したように、上記ウエハ9の中心付近には厚く、周辺付近には薄く成膜される。このため、この種の薄膜圧電素子では、ウエハ内での上記圧電薄膜や金属電極の膜厚のばらつきに対する周波数の調整手段が不可欠であるが、従来のこの種の薄膜圧電素子では、調整を行うことができない問題があった。

この発明は、上記の問題点を解決するためになされたもので、製造コストを増大させることなく、ウエハ内でのばらつきに対しても調整が可能な薄膜圧電素子及び薄膜圧電素子の製造方法を提供することを目的とする。

この発明に係る薄膜圧電素子は、半導体基板からなるウエハと、上記半導体基板上に形成された下地電極と、上記下地電極上に形成された圧電薄膜と、上記圧電薄膜上に形成された上部電極とを用いて構成された薄膜圧電素子において、

上記薄膜圧電素子のパターン形状を、上記ウエハ上の位置によって変えたことを特徴とする。

上記薄膜圧電素子は、上記上部電極の長さを上記ウエハ上の位置によって変えたことを特徴とする。

上記薄膜圧電素子は、上記上部電極の幅を上記ウエハ上の位置によつて変えたことを特徴とする。

上記薄膜圧電素子は、上記上部電極を複数有し、上記上部電極間の距離を上記ウエハ上の位置によって変えたことを特徴とする。

上記薄膜圧電素子は、さらに、上記上部電極に接続されるボンディングパッド部を備え、

上記薄膜圧電素子は、上記ボンディングパッド部の形状を、ウエハ上の位置によって変えたことを特徴とする。

上記薄膜圧電素子は、さらに、上記上部電極と上記ボンディングパッド部を接続する引き出し電極を備え、

上記薄膜圧電素子は、上記引き出し電極の形状を、上記ウェハ上の位置によって変えたことを特徴とする。

5 上記薄膜圧電素子は、上記引き出し電極にエアブリッジを用いたことを特徴とする。

上記薄膜圧電素子は、上記薄膜圧電素子と同じ上記半導体基板上にコンデンサを備え、上記コンデンサの容量を、上記ウェハ上の位置によって変えたことを特徴とする。

10 上記薄膜圧電素子は、上記半導体基板にガリウム砒素 (GaAs) を用い、上記圧電薄膜にチタン酸鉛 (PbTiO₃) を用い、上記下地電極及び上記上部電極の少なくともいずれかに白金 (Pt) を主とした導体を用いたことを特徴とする。

15 上記薄膜圧電素子は、上記半導体基板にシリコン (Si) を用い、上記圧電薄膜にチタン酸鉛 (PbTiO₃) を用い、上記下地電極及び上記上部電極の少なくともいずれかに白金 (Pt) を主とした導体を用いたことを特徴とする。

上記薄膜圧電素子は、上記圧電薄膜に PZT (PbTiO₃ - PbZrO₃) を用い、上記下地電極及び上記上部電極の少なくともいずれかに白金 (Pt) を主とした導体を用いたことを特徴とする。

上記薄膜圧電素子は、上記圧電薄膜に酸化亜鉛 (ZnO) を用いたことを特徴とする。

上記薄膜圧電素子は、上記圧電薄膜に窒化アルミニウム (AlN) を用いたことを特徴とする。

25 上記半導体基板と、上記下地電極との間に誘電体を備えたことを特徴とする。

この発明に係る回路素子は、基板と、上記基板上に複数の素子を形成して構成する回路素子において、

上記基板表面に形成する素子のパターン形状を、上記基板上の位置によって変えたことを特徴とする。

5 この発明に係る薄膜圧電素子の製造方法は、以下の工程を備えたことを特徴とする。

(a) 半導体基板からなるウエハ上に下地電極を形成する工程、

(b) 上記下地電極上に、圧電薄膜を形成する工程、

(c) 上記圧電薄膜上に、上部電極を形成する工程、

10 (d) 上記ウエハ上の位置によって、上記圧電薄膜上に形成する上記上部電極のパターン形状を変える工程。

上記パターン形状を変える工程は、上記上部電極の長さを上記ウエハ上の位置によって変える工程を備えたことを特徴とする。

15 上記パターン形状を変える工程は、上記上部電極の幅を上記ウエハ上の位置によって変える工程を備えたことを特徴とする。

上記上部電極を形成する工程は、上記上部電極を複数形成し、

上記パターン形状を変える工程は、上記上部電極間の距離を上記ウエハ上の位置によって変える工程を備えたことを特徴とする。

20 上記上部電極を形成する工程は、さらに、上記上部電極とボンディングパッド部とを接続して形成し、

上記パターン形状を変える工程は、上記ボンディングパッド部の形状を、上記ウエハ上の位置によって変える工程を備えたことを特徴とする。

上記上部電極を形成する工程は、さらに、上記上部電極と上記ボンディングパッド部を引き出し電極で接続する工程を有し、

上記パターン形状を変える工程は、上記引き出し電極の形状を、上記

ウエハ上の位置によって変える工程を備えたことを特徴とする。

上記パターン形状を変える工程は、上記引き出し電極をエアブリッジで形成する工程を備えたことを特徴とする。

上記薄膜圧電素子の製造方法は、上記薄膜圧電素子と同じ上記半導体基板上にコンデンサを設ける工程を有し、

上記パターン形状を変える工程は、上記コンデンサの容量を、上記ウエハ上の位置によって変える工程を備えたことを特徴とする。

図面の簡単な説明

10 図1は、この発明の実施の形態1の薄膜圧電素子を示す図である。

図2は、図1に示した薄膜圧電素子の拡大図である。

図3は、図2に示した薄膜圧電素子の断面図である。

図4は、図2に示した薄膜圧電素子の等価回路を示す図である。

図5は、図2に示した薄膜圧電素子の上部電極付近の断面図である。

15 図6は、共振周波数を変えた場合の薄膜圧電素子の通過特性計算結果例を示す図である。

図7は、この発明の実施の形態2の薄膜圧電素子を示す図である。

図8は、この発明の実施の形態2の薄膜圧電素子の通過特性計算結果例を示す図である。

20 図9は、この発明の実施の形態3の薄膜圧電素子を示す図である。

図10は、この発明の実施の形態3の薄膜圧電素子の通過特性計算結果例を示す図である。

図11は、この発明の実施の形態4の薄膜圧電素子を示す図である。

25 図12は、この発明の実施の形態4の薄膜圧電素子の通過特性計算結果例を示す図である。

図13は、この発明の実施の形態5の薄膜圧電素子を示す図である。

図 1 4 は、この発明の実施の形態 5 の薄膜圧電素子の通過特性計算結果例を示す図である。

図 1 5 は、この発明の実施の形態 6 の薄膜圧電素子を示す図である。

図 1 6 は、この発明の実施の形態 6 の薄膜圧電素子の通過特性計算結果例を示す図である。

図 1 7 は、この発明の実施の形態 7 の薄膜圧電素子を示す図である。

図 1 8 は、この発明の実施の形態 7 の薄膜圧電素子の通過特性計算結果例を示す図である。

図 1 9 は、この発明の実施の形態 8 の薄膜圧電素子を示す図である。

図 2 0 は、図 1 9 に示した薄膜圧電素子の拡大図である。

図 2 1 は、図 2 0 に示した薄膜圧電素子の断面図である。

図 2 2 は、この発明の実施の形態 9 の薄膜圧電素子を示す図である。

図 2 3 は、図 2 2 に示した薄膜圧電素子の拡大図である。

図 2 4 は、図 2 3 に示した薄膜圧電素子の断面図である。

図 2 5 は、この発明の実施の形態 1 0 の薄膜圧電素子を示す図である

。

図 2 6 は、図 2 5 に示した薄膜圧電素子の拡大図である。

図 2 7 は、図 2 6 に示した薄膜圧電素子の断面図である。

図 2 8 は、この発明の実施の形態 1 1 の薄膜圧電素子を示す図である

。

図 2 9 は、図 2 8 に示した薄膜圧電素子の拡大図である。

図 3 0 は、図 2 9 に示した薄膜圧電素子の断面図である。

図 3 1 は、この発明の実施の形態 1 2 の薄膜圧電素子を示す図である

。

。

図 3 2 は、図 3 1 に示した薄膜圧電素子の拡大図である。

図 3 3 は、図 3 2 に示した薄膜圧電素子の断面図である。

図34は、従来のこの種の薄膜圧電素子を示す図である。

図35は、図34に示した従来のこの種の薄膜圧電素子の断面を示す図である。

図36は、図34、図35に示した従来のこの種の薄膜圧電素子の規格化膜厚と音速との関係を示す図である。

図37は、図34、図35に示した従来のこの種の薄膜圧電素子の規格化膜厚と電気機械結合係数との関係を示す図である。

図38は、従来のこの種の薄膜圧電素子を示す図である。

図39は、図38に示した従来のこの種の薄膜圧電素子の規格化膜厚と音速との関係を示す図である。

図40は、図38に示した従来のこの種の薄膜圧電素子の規格化膜厚と電気機械結合係数との関係を示す図である。

図41は、従来のこの種の薄膜圧電素子の周波数調整法を示す図である。

図42は、従来のこの種の薄膜圧電素子の周波数調整法を示す図である。

図43は、圧電薄膜成膜装置におけるターゲットとウェハの配置例を示す図である。

図44は、ウェハ上での圧電薄膜の厚みの分布例を示す図である。

20

発明を実施するための最良の形態

実施の形態1.

図1は、この発明に係る薄膜圧電素子の1実施の形態を示す図である。

。

25 図2は、図1に示した薄膜圧電素子の拡大図、図3は、図2のB-B断面図である。

図中、11はガリウム砒素(GaAs)等の半導体からなるウエハであり、12a～12cはウエハ上に形成される薄膜圧電素子、13はウエハ11の基準面を示すオリエンテーションフラット、14はガリウム砒素(GaAs)半導体基板、15は下地電極、16は下地電極15と同電位のボンディングパッド、17はチタン酸鉛(PbTiO₃)を用いた圧電薄膜、18a、18bは上部電極、19a、19bは引き出し電極、20a、20bは上部電極18a、18bにそれぞれ接続されたボンディングパッド、21はバイアホールである。

図2に示した薄膜圧電素子12は、ひとつの入力側上部電極18aとひとつの出力側上部電極18bとからなるフィルタである。このフィルタは、表面弹性波フィルタとは異なり、バルク波を用いている。即ち、厚み方向の共振と、入力側上部電極18aと出力側上部電極18b間の共振を利用して、上記弹性表面波フィルタよりも少ない電極数でフィルタを実現している。ここで、上部電極18a、18bの長さがL_e、幅がW_e、入力側上部電極18aと出力側上部電極18bの間隔がL_gであり、さらに、引き出し電極19a、19bの長さがL_a、幅がW_aである。図3に示すように、ここでは、引き出し電極19a、19bにはエアブリッジを用いている。これらの各部パターン寸法L_e、W_e、L_g、L_a、W_aは、圧電薄膜17の厚みhと共に、上記薄膜圧電素子12の通過特性を決定する。

通常、この種の薄膜圧電素子12を製造する場合、図1に示すように、1枚のウエハ11上に多数の薄膜圧電素子12a～12cを配列する。実際には、100以上の薄膜圧電素子を配列するが、図1は、説明を簡単にするために簡略化している。1枚のウエハ11上に多数の薄膜圧電素子12a～12cを配列するため、1枚のウエハ11を処理することで一度に多数の上記薄膜圧電素子12を製造することができる。1枚

のウエハ 1 1 を処理するコストは、薄膜圧電素子 1 2 の数を問わず、ウエハに投入するプロセスの工数等で決まる。このことから、1枚のウエハから得ることができる上記薄膜圧電素子 1 2 の数が多いほど、ひとつの上記薄膜圧電素子 1 2あたりの製造コストは低くなる。さらに、製造コストを下げるために、1回に処理するウエハ数を1枚以上にする場合もある。

この種の薄膜圧電素子では、下地電極 1 5、圧電薄膜 1 7、上部電極 1 8 a, 1 8 b 等の成膜には、蒸着やスパッタを多く用いる。このとき、上記ウエハ 1 1 の面内で成膜した下地電極 1 5、圧電薄膜 1 7、上部電極 1 8 a, 1 8 b 等は、厚みにわずかな分布ができてしまう。ここで言う分布とは、組織的な変化のことを意味している。例えば、ウエハ 1 枚に上記圧電薄膜 1 7をスパッタすると、図 4 4 に示したように、ウエハの中央部が厚く、ウエハの端部が薄くなることがある。この場合の厚みの分布は、スパッタする時のウエハの状態によっても変わる。例えば、ウエハをスパッタ装置内で回転させる場合は、ウエハの中央部に帯状に厚みの分布ができる場合もある。上記圧電薄膜 1 7の厚みの変化は、薄膜圧電素子 1 2 を構成した場合の周波数の変化となる。

このため、1枚のウエハ 1 1 に同じ各部パターン寸法 L_e , W_e , L_g , L_a , W_a のパターンで配列すると、例えば、ウエハ 1 1 中央部で上記圧電薄膜 1 7 が厚い場合には、ウエハ 1 1 中央部では上記薄膜圧電素子 1 2 a は周波数が低くなり、ウエハ 1 1 端部では上記圧電薄膜 1 7 はウエハ中央部と比較して薄くなり、上記薄膜圧電素子 1 2 b は周波数が高くなる。このため、この発明に係る薄膜圧電素子では、ウエハ 1 1 中央部の薄膜圧電素子 1 2 a と、ウエハ 1 1 端部の薄膜圧電素子 1 2 b で、各部パターン寸法 L_e , W_e , L_g , L_a , W_a のうちの少なくともひとつ以上を変えることにより、ウエハ中央部とウエハ端部の薄膜圧

電素子の周波数を調整している。図1では、さらに、オリエンテーションフラット13に垂直な方向のウエハ11端部の薄膜圧電素子12cも、オリエンテーションフラット13に平行な方向の薄膜圧電素子12bと各部パターン寸法L_e, W_e, L_g, L_a, W_aのうちの少なくともひとつ以上を変えている。具体的な変え方については、以下の実施の形態で説明する。

ここで、以下の実施の形態で使用する等価回路について説明する。

図4～図6は、通過特性の計算について説明するための図である。

図4に、図2に示した薄膜圧電素子12の等価回路を示す。

図5は、図2に示した薄膜圧電素子12の上入力側部電極18a、出力側上部電極18b付近の断面図である。

図4中、破線で囲まれた範囲がバルク超音波フィルタの等価回路24であり、入力側上部電極18aから出力側上部電極18bに相当する部分と接続されている。バルク超音波フィルタの等価回路24は、図5に示す入力側上部電極18aから出力側上部電極18bに至る信号の経路に相当している。上記各部パターン寸法L_e, W_e, L_g, L_a, W_aを変えた場合は、このバルク超音波フィルタの等価回路24の素子値を変える。上記超音波フィルタの等価回路24の上側のコンデンサC_{s1}, C_{s2}, C₁₀、インダクタL_{s1}、抵抗R_{s1}は、薄膜圧電素子12の引き出し電極19a, 19bや、ボンディングパッド20a, 20b等の寄生成分を表わしている。上記コンデンサC_{s1}は、上記ボンディングパッド20a, 20bの静電容量と、上記引き出し電極19a, 19bの容量性リアクタンス成分を代表して表わす。上記コンデンサC_{s2}は、上部電極18a, 18bが上記圧電薄膜17以外に有する静電容量と、上記引き出し電極19a, 19bの容量性リアクタンス成分を代表して表わす。上記コンデンサC₁₀は、入力側上部電極18aと出力側上

部電極 18 b との間の静電容量を表わす。上記インダクタ L_{s1} は、上記引き出し電極 19 a, 19 b の誘導性リアクタンス成分を代表して表わす。上記抵抗 R_{s1} は、上部電極 18 a, 18 b や上記引き出し電極 19 a, 19 b 及び上記ボンディングパッド 20 a, 20 b の導体抵抗等の抵抗成分を代表して表わす。なお、上記バルク超音波フィルタの等価回路 24 については、文献“電子通信学会論文誌、'76/11、Vol. J59-A, No. 11, pp. 985-992, 1976”（以下、文献 6 と記す）、文献“電子通信学会論文誌、'79/1, Vol. J62-A, No. 1, pp. 8-15, 1979”（以下、文献 7 と記す）、文献“電子通信学会論文誌、'80/6, Vol. J63-A, No. 6, pp. 327-334, 1980”（以下、文献 8 と記す）等に詳しく述べられている。

図 6 は、図 4 に示した等価回路を用いて計算した薄膜圧電素子 12 の通過特性である。

図中、破線は共振周波数 f_0 が 2.5 GHz の場合、2 点鎖線は共振周波数 f_0 が 2.52 GHz の場合、1 点鎖線は共振周波数 f_0 が 2.54 GHz の場合、点線は共振周波数 f_0 が 2.56 GHz の場合、実線は共振周波数 f_0 が 2.58 GHz の場合の通過特性である。ここで、上記圧電薄膜 17 の密度が 7700 kg/m³、比誘電率が 200、抵抗 r_s を決める直列共振の Q が 500、コンダクタンス g_s を決める並列共振の Q が 500、規格化電極長 (L_e/h) が 10、規格化電極間距離 (L_g/h) が 0.6、規格化電極幅 (W_e/h) が 1.11、厚み h が約 0.9 μ m、 C_{s1} が 0.8 pF、 C_{s2} が 0.2 pF、 C_{i0} が 0.02 pF、 L_{s1} が 8 nH、 R_{s1} が 6 Ω である。また、電極部の等価圧電定数が 4.0 C/m、上記電極部の表面に平行に伝搬する弾性波の伝搬損失が 3 dB/100 μ m、規格化遮断周波数 (f_m/f_0) が 0.734、分散特性の傾斜を決める定数が -14.9754、無電極

部の等価圧電定数が 0.2 C/m 、上記電極部の表面に平行に伝搬する弾性波の伝搬損失が $3 \text{ dB} / 100 \mu \text{m}$ 、規格化遮断周波数 (f_n / f_0) が 0.802 、分散特性の傾斜を決める定数が -17.5854 である。上記の数値は、圧電薄膜 17 にチタン酸鉛 (PbTiO_3) を用い、下地電極 15 と上部電極 18a, 18b に白金 (Pt) を用いた場合の数値である。なお、上記共振周波数 f_0 は、上記圧電薄膜 17 の両面が自由表面の場合の厚み縦振動の共振周波数を示し、厚み縦振動の音速を V_s とすると、次式で表わされる。

$$f_0 = V_s / (2h)$$

即ち、ウェハ 11 上の上記圧電薄膜 17 の材質が均一で、上記厚み縦振動の音速 V_s が一定であるとすると、上記ウェハ 11 上の上記圧電薄膜 17 の厚み h に反比例して、上記厚み縦振動の共振周波数 f_0 が変化する。従って、例えば、図 6 に示したような、上記共振周波数 f_0 が 2.5 GHz から 2.58 GHz に変化した場合、上記圧電薄膜 17 の厚み h は、上記共振周波数 $f_0 = 2.5 \text{ GHz}$ に対応する厚い方の厚み h_0 に対し、上記共振周波数 $f_0 = 2.58 \text{ GHz}$ に対応する薄い方の厚み h_1 は、 $2.5 / 2.58 = 0.969$ 倍である。

図 6 から、上記共振周波数 f_0 が変化すると、ほぼ、上記共振周波数 f_0 の変化に対応して、上記薄膜圧電素子 12 の通過特性が周波数軸上で変化するのがわかる。即ち、上記圧電薄膜 17 の厚み h の変化は、そのまま、上記薄膜圧電素子 12 の通過域の周波数のずれとなる。

以下の実施の形態では、これを前提とし、図 4 に示した等価回路を用いている。

実施の形態 2.

図 7 は、この発明の実施の形態 2 に係る薄膜圧電素子を示す図である

図中、11はウエハ、12aはウエハ中央部の薄膜圧電素子、12bはオリエンテーションフラット13に平行な方向のウエハ端部付近の薄膜圧電素子、12cはオリエンテーションフラット13に垂直な方向のウエハ端部付近の薄膜圧電素子、18aは入力側上部電極、18bは出力側上部電極である。
5

図7に示した実施の形態では、ウエハ中央部の薄膜圧電素子12aと、ウエハ端部の薄膜圧電素子12b、12cとで、入力側上部電極18aと出力側上部電極18bとの距離である上部電極間距離 L_g を変えている。

10 図8に、上部電極間距離 L_g を変えた場合の通過特性計算結果を示す。

前述したように、この通過特性の計算には、図6に示した場合と同様に、図4の等価回路を用いている。ここでは、規格化電極間距離（ L_g/h ）を0.4から0.7まで変化させて計算した。また、規格化電極長（ L_e/h ）は10、規格化電極幅（ W_e/h ）は111であり、その他の計算パラメータは、図6の場合と同じである。
15

図8から明らかなように、規格化電極間距離（ L_g/h ）を大きくすると、通過域が高周波数側に移動している。規格化電極間距離（ L_g/h ）が0.05大きくなると、通過域が約2MHz高周波数側に動く。
20 ただし、規格化電極間距離（ L_g/h ）が小さくなると、帯域内損失変動が大きくなってしまい、実際に、通過域の調整に使用できる上記規格化電極間距離（ L_g/h ）の範囲には制限がある。この制限は、使用する圧電薄膜17の種類や上記圧電薄膜17の厚さ h 、電極の種類、厚さ、寸法、図4に示した寄生成分となる回路要素の素子値等に依存する。即ち、図8に示した計算例では、規格化電極間距離（ L_g/h ）が0.4から0.7の場合について示したが、上記圧電薄膜17の種類や上記圧
25

電薄膜 17 の厚さ h 、電極の種類、厚さ、寸法、上記寄生成分となる回路要素の素子値等が図 8 の場合と異なれば、適切な規格化電極間距離 (L_g/h) の範囲は、図 8 に示した場合と異なってくる。

実施の形態 3.

5 図 9 は、この発明の実施の形態 3 に係る薄膜圧電素子を示す図である

10 図中、11 はウエハ、12a はウエハ中央部の薄膜圧電素子、12b はオリエンテーションフラット 13 に平行な方向の上記ウエハ 11 端部付近の薄膜圧電素子、12c はオリエンテーションフラット 13 に垂直な方向の上記ウエハ 11 端部付近の薄膜圧電素子、18a は入力側上部電極、18b は出力側上部電極である。

15 図 9 に示した実施の形態では、ウエハ 11 中央部の薄膜圧電素子 12a と、ウエハ端部の薄膜圧電素子 12b, 12c とで、上部電極 18a, 18b の幅 W_e を変えている。

20 図 10 は、規格化電極幅 (W_e/h) を変えた場合の通過特性計算結果を示す。

ここでは、規格化電極幅 (W_e/h) を 111 から 66.7 まで変化させて計算した。また、規格化電極長 (L_e/h) は 10、規格化電極間距離 (L_g/h) は 0.6 であり、その他の計算パラメータは、図 6 の場合と同じである。

25 図 10 に示した計算例では、規格化電極幅 (W_e/h) を変えることにより、通過域の低周波数側の領域 (図中、X1) の変化はわずかであるのに対して、上記通過域の高周波数側の領域 (図中、Y1) の変化が大きい。このため、上記通過域としては、上記規格化電極幅 (W_e/h) を大きくすると、上記通過域は高周波数側に移動している。図 8 に示した規格化電極間距離 (L_g/h) を変えた場合の計算例と、図 10 に

示した規格化電極幅 (W_e/h) を変えた場合の計算例を比較すると、図 8 と図 10 に示した計算範囲では、図 8 に示した規格化電極間距離 (L_g/h) を変えた場合の方が通過域の変化量は大きい。しかし、図 8 に示した規格化電極間距離 (L_g/h) を変えた場合の計算例では、上記規格化電極間距離 (L_g/h) が 0.05 とごくわずかに変化する 5 と通過域が約 2 MHz 移動するため、上記規格化電極間距離 (L_g/h) の製造上の誤差が通過域のばらつきの原因になり得る。従って、このような精密な通過域の調整には、図 10 に示した規格化電極幅 (W_e/h) を変える場合のような、わずかに通過域が変化する方法が適している。上記規格化電極幅 (W_e/h) は、約 10 変化させた場合に、通過域 10 の移動量が最大で約 2 MHz である。この移動量は、製造上の誤差に比べて、十分大きいので、上記規格化電極幅 (W_e/h) の製造上の誤差による通過域のばらつきを考慮する必要はほとんどない。

なお、ここで、上記通過域の低周波数側とは、上記通過域内の損失最小となる損失値から所要の値だけ増加させた損失を通過する通過域の低周波数側の端部であり、上記通過域の高周波数側とは、上記通過域内の損失最小となる損失値から所要の値だけ増加させた損失を通過する通過域の高周波数側の端部であり、上記損失最小となる損失値から増加させる値は通常 3 dB であり、この場合の上記通過域の高周波数側の周波数 15 と上記通過域の低周波数側の周波数の差を 3 dB 帯域幅と言う。

実施の形態 4.

図 11 は、この発明の実施の形態 4 に係る薄膜圧電素子を示す図である。

図中、11 はウエハ、12a はウエハ中央部の薄膜圧電素子、12b 25 はオリエンテーションフラット 13 に平行な方向の上記ウエハ 11 端部付近の薄膜圧電素子、12c はオリエンテーションフラット 13 に垂直

な方向の上記ウエハ 1 1 端部付近の薄膜圧電素子、18 a は入力側上部電極、18 b は出力側上部電極である。

図 1 1 に示した実施の形態では、ウエハ中央部の薄膜圧電素子 12 a と、ウエハ端部の薄膜圧電素子 12 b, 12 c とで、上部電極 18 a, 18 b の長さ L_e を変えている。
5

図 1 2 は、規格化電極長 (L_e/h) を変えた場合の通過特性計算結果を示す。

ここでは、規格化電極長 (L_e/h) を 8 から 12 まで変化させて計算した。また、規格化電極幅 (W_e/h) は 1 1 1、規格化電極間距離 (L_g/h) は 0.6 であり、その他の計算パラメータは、図 6 の場合と同じである。
10

図 1 2 に示した計算例では、規格化電極長 (L_e/h) を大きくすると、通過域が狭くなる傾向があるが、通過域付近では、上記通過域の高周波数側の変化 (Y 2) より、上記通過域の低周波数側の変化 (X 2) 15 の方が大きいので、結果的に、上記規格化電極長 (L_e/h) を大きくすると通過域が高周波数側に移動する。

実施の形態 5.

図 1 3 は、この発明の実施の形態 5 に係る薄膜圧電素子を示す図である。

図中、11 はウエハ、12 a はウエハ中央部の薄膜圧電素子、12 b 20 はオリエンテーションフラット 13 に平行な方向のウエハ端部付近の薄膜圧電素子、12 c はオリエンテーションフラット 13 に垂直な方向のウエハ端部付近の薄膜圧電素子、19 a, 19 b は引き出し電極である。
25

図 1 3 に示した実施の形態では、ウエハ中央部の薄膜圧電素子 12 a と、ウエハ端部の薄膜圧電素子 12 b とで、引き出し電極 19 a, 19

b の長さ L_a を変えている。また、ウエハ中央部の薄膜圧電素子 12 a と、ウエハ端部の薄膜圧電素子 12 c とで、引き出し電極 19 a, 19 b の幅 W_a を変えている。

図 14 に、図 4 に示したインダクタ L_{s1} を変えた場合の通過特性計算結果を示す。

ここでは、上記インダクタ L_{s1} を 4 nH から 12 nH まで変化させて計算した。上記インダクタ L_{s1} の値は、主に、引き出し電極 19 a, 19 b の長さ L_a や幅 W_a の少なくともいずれかを変えることにより変化する。また、規格化電極幅 (W_e/h) は 77.8、規格化電極長 (L_e/h) は 10、規格化電極間距離 (L_g/h) は 0.6 であり、その他の計算パラメータは、図 6 の場合と同じである。

図 14 に示した計算例では、上記インダクタ L_{s1} が 4 nH から 10 nH に大きくなる場合は、通過域の低周波数側 (X 3) はほとんど変化せず、上記通過域の高周波数側 (Y 3) が周波数の高い方に変化している。これは、上記インダクタ L_{s1} のインダクタンスが大きくなると、通過域の帯域幅が大きくなりながら、かつ、通過域が高周波数側に変化することを示している。また、上記インダクタ L_{s1} が 12 nH になると、上記通過域の高周波数側は、上記インダクタ L_{s1} が 10 nH の場合よりも低くなっている。これは、図 14 に示した計算例では、使用する上記インダクタ L_{s1} の値が 10 nH 以下が適切であることを示すものである。

図 13 に示した実施の形態では、引き出し電極 19 a, 19 b の長さ L_a と幅 W_a をそれぞれ変える場合を示したが、長さ L_a だけを変えてよい。また、引き出し電極 19 a, 19 b の幅 W_a だけを変えてよい。また、引き出し電極 19 a, 19 b の長さ L_a と幅 W_a を同時に変えてよい。

実施の形態 6.

図 15 は、この発明の実施の形態 6 に係る薄膜圧電素子を示す図である。

図中、1 1 はウエハ、1 2 a はウエハ中央部の薄膜圧電素子、1 2 b
5 はオリエンテーションフラット 1 3 に平行な方向の上記ウエハ 1 1 端部付近の薄膜圧電素子、1 2 c はオリエンテーションフラット 1 3 に垂直な方向の上記ウエハ 1 1 端部付近の薄膜圧電素子、1 9 a, 1 9 b は引き出し電極、2 0 a, 2 0 b はボンディングパッドである。

図 15 に示した実施の形態では、ウエハ中央部の薄膜圧電素子 1 2 a
10 と、ウエハ端部の薄膜圧電素子 1 2 b, 1 2 c とで、引き出し電極 1 9 a, 1 9 b の長さ L_a と幅 W_a 及びボンディングパッド 2 0 a, 2 0 b の面積を変えている。これは、図 4 に示したコンデンサ C_{s1} を変えることに相当する。

図 16 に、図 4 に示したコンデンサ C_{s1} を変えた場合の通過特性計算結果を示す。

ここでは、上記コンデンサ C_{s1} を 0.4 pF から 1.2 pF まで変化させて計算した。上記コンデンサ C_{s1} の値は、主に、ボンディングパッド 2 0 a, 2 0 b の面積や、上記ボンディングパッド 2 0 a, 2 0 b に電気的に接続されたコンデンサの静電容量や、引き出し電極 1 9 a, 1 9 b の長さ L_a や幅 W_a を変えることにより変化する。また、規格化電極幅 (W_e/h) は 7.8、規格化電極長 (L_e/h) は 10、規格化電極間距離 (L_g/h) は 0.6 であり、その他の計算パラメータは、図 6 の場合と同じである。

図 16 に示した計算例では、上記コンデンサ C_{s1} の静電容量が大きくなると、通過域の低周波数側はわずかずつ高周波数側に移動し、上記通過域の高周波数側は低周波数側に移動する。このとき、上記低周波数

側の移動量よりも上記高周波数側の移動量の方が大きいので、結果的に、上記コンデンサ C_{s_1} の静電容量が大きくなると、上記通過域の帯域幅が狭くなりながら、かつ、通過域が低周波数側に変化する。

実施の形態 7.

5 図 17 は、この発明の実施の形態 7 に係る薄膜圧電素子を示す図である。

図中、11はウエハ、12aはウエハ中央部の薄膜圧電素子、12bはオリエンテーションフラット 13 に平行な方向の上記ウエハ 11 端部付近の薄膜圧電素子、12cはオリエンテーションフラット 13 に垂直な方向の上記ウエハ 11 端部付近の薄膜圧電素子、19a、19bは引き出し電極である。

10 図 17 に示した実施の形態では、ウエハ中央部の薄膜圧電素子 12a と、ウエハ端部の薄膜圧電素子 12b、12c とで、引き出し電極 19a、19b の長さ L_a と幅 W_a を変えている。これは、図 4 に示したコンデンサ C_{s_2} を変えることに相当する。

15 図 18 に、図 4 に示したコンデンサ C_{s_2} を変えた場合の通過特性計算結果を示す。

ここでは、上記コンデンサ C_{s_2} を 0.1 pF から 0.5 pF まで変化させて計算した。上記コンデンサ C_{s_2} の値は、主に、引き出し電極 19a、19b の長さ L_a や幅 W_a 、上部電極 18a、18b の形状や面積を変えることにより変化する。また、規格化電極幅 (W_e/h) は 77.8、規格化電極長 (L_e/h) は 10、規格化電極間距離 (L_g/h) は 0.6 であり、その他の計算パラメータは、図 6 の場合と同じである。

20 図 18 に示した計算例では、コンデンサ C_{s_2} の静電容量が 0.2 pF から 0.5 pF に大きくなると、通過域の高周波数側はほとんど変化

せず、上記通過域の低周波数側は低周波数側に移動する。このため、上記コンデンサ C_{s2} の静電容量が 0.2 pF から 0.5 pF に大きくなると、上記通過域の帯域幅が広くなりながら、かつ、通過域が低周波数側に変化する。上記コンデンサ C_{s2} の静電容量が 0.1 pF の場合は 5 、上記コンデンサ C_{s2} の静電容量が 0.2 pF の場合よりも、上記通過域の高周波数側が低周波数側に移動してしまうため、図 18 に示した計算例では、使用する上記コンデンサ C_{s2} の静電容量の範囲は 0.2 pF 以上が適している。

以上、図 8 から図 18 に計算例を示したように、薄膜圧電素子 12 の 10 上部電極 18a, 18b の長さ L_e や幅 W_e 、上部電極 18a, 18b 間距離 L_g 、引き出し電極 19a, 19b の長さ L_a や幅 W_a 、ボンディングパッド 20a, 20b の面積や上記ボンディングパッド 20a, 20b に電気的に接続されたコンデンサの静電容量を変えることにより 15 、上記薄膜圧電素子 12 の通過域を制御することができる。これを利用して、ウェハ上での圧電薄膜 17 の厚みの分布による上記薄膜圧電素子 12 の通過域のばらつきを補償すれば、ウェハ上の位置によらず通過特性が同じ上記薄膜圧電素子 12 を得ることができる。ウェハ上での圧電薄膜 17 の厚みの分布による上記薄膜圧電素子 12 の通過域のばらつきの補償は、例えば、図 1 に示すように、ウェハ上の位置によって、上記 20 上部電極 18a, 18b の長さ L_e や幅 W_e 、上記上部電極 18a, 18b 間距離 L_g 、上記引き出し電極 19a, 19b の長さ L_a や幅 W_a 、上記ボンディングパッド 20a, 20b の面積や上記ボンディングパッド 20a, 20b に電気的に接続された上記コンデンサの静電容量を 25 変えることにより行う。

実施の形態 8.

図 19, 図 20 及び図 21 は、この発明の実施の形態 8 に係る薄膜圧

電素子を示す図である。

図中、11はシリコン(Si)半導体からなるウエハであり、12a～12cは薄膜圧電素子、13はウエハ11の基準面を示すオリエンテーションフラット、25はシリコン(Si)半導体基板、15は下地電極、16は下地電極15と同電位のボンディングパッド、17はチタン酸鉛(PbTiO₃)を用いた圧電薄膜、18a、18bは上部電極、19a、19bは引き出し電極、20a、20bは上部電極18a、18bにそれぞれ接続されたボンディングパッド、21はバイアホールである。

図19は、ウエハ11上の位置によって、薄膜圧電素子12a～12cの上部電極18a、18bの長さL_eや幅W_e、上記上部電極18a、18b間距離L_g、引き出し電極19a、19bの長さL_aや幅W_a、ボンディングパッド20a、20bの面積等のうちの少なくとも1つ以上を変えている。図8から図18に示したように、上記薄膜圧電素子12a～12cは、上記上部電極18a、18bの長さL_eや幅W_e、上記上部電極18a、18b間距離L_g、上記引き出し電極19a、19bの長さL_aや幅W_a、上記ボンディングパッド20a、20bの面積や上記ボンディングパッド20a、20bに電気的に接続された上記コンデンサの静電容量等を変えることにより、上記ウエハ11上の位置による通過特性のばらつきを補償できる。このため、上記ウエハ11上の位置によって上記圧電薄膜17の厚みに分布ができる、通過特性のばらつきの少ない薄膜圧電素子12を得ることができる。

また、図1に示した実施の形態のガリウム砒素(GaAs)半導体基板14は、絶縁性がよく、上記薄膜圧電素子12を構成する上で、上記半導体基板14による損失を最小限にできる利点がある。だが、価格が高価であるため、製造コストの面では不利である。一方、シリコン(Si)

i) 半導体基板25は、大量に生産され、ウエハ11の費用が安い。それに加え、ウエハの径が大きく、1枚のウエハでガリウム砒素(GaAs)半導体基板14に比べ、より大量の上記薄膜圧電素子12をつくることができるため、より安い製造コストとなる。一方で、ウエハ11の面積が大きいために、ウエハ11内の上記圧電薄膜17の厚みのばらつきが大きくなり、ウエハ11内の通過特性のばらつきを補償することがガリウム砒素(GaAs)半導体基板14に比べ、さらに重要になる。

図20は、図19に示した薄膜圧電素子12a, 12b, 12cの大図であり、図21は、図20のB-B部の断面図である。図2, 図3に示したガリウム砒素(GaAs)半導体基板14を用いた薄膜圧電素子12と、図20, 図21に示したシリコン(Si)半導体基板25を用いた薄膜圧電素子12が、半導体基板を除いて、全て同じ材料、同じ寸法からなる場合、図4に示したバルク超音波フィルタの等価回路24は両者で同じであり、半導体基板の違いに起因して差が生じるコンデンサ C_{s1} , C_{s2} , C_{i0} 、インダクタ L_{s1} 、抵抗 R_{s1} の素子値の差が両者の通過特性の差となる。従って、シリコン(Si)半導体基板25を用いた薄膜圧電素子において、上記ウエハ11上の上記圧電薄膜17の厚みの分布を補償する場合は、ガリウム砒素(GaAs)半導体基板14を用いた場合と補償する周波数ばらつき量が同じでも、上記薄膜圧電素子12の上記上部電極18a, 18bの長さ L_e や幅 W_e 、上記上部電極18a, 18b間距離 L_g 、上記引き出し電極19a, 19bの長さ L_a や幅 W_a 、上記ボンディングパッド20a, 20bの面積等の変化量は異なったものとなる。

実施の形態9.

図22, 図23及び図24は、この発明の実施の形態9に係る薄膜圧

電素子を示す図である。

図中、11はガリウム砒素(GaAs)半導体からなるウェハであり、12a～12cは薄膜圧電素子、13はウェハ11の基準面を示すオリエンテーションフラット、14はガリウム砒素(GaAs)半導体基板、15は下地電極、16は下地電極15と同電位のボンディングパッド、17はPZT($PbTiO_3 - PbZrO_3$)を用いた圧電薄膜、18は上部電極、19は引き出し電極、20は上部電極に接続されたボンディングパッド、21はバイアホールである。

図22は、ウェハ11上の薄膜圧電素子の位置によってパターン形状を変えたことを示す一例である。

図22では、オリエンテーションフラット13に平行な方向では、ウェハ11中央部の薄膜圧電素子12aからウェハ11端部の薄膜圧電素子12bまでは同じ形状とし、上記オリエンテーションフラット13に垂直な方向に沿って、上記ウェハ11端部の薄膜圧電素子12cに近くなるに従って、ボンディングパッド20と上部電極18の幅 W_e と引き出し電極19の長さ L_a を変えている。このような形の変化は、上記ウェハ11上での圧電薄膜17の厚みの分布が、上記オリエンテーションフラット13に平行な方向ではほとんど均一で、上記オリエンテーションフラット13に垂直な方向に変化する場合に適した方法である。

また、図23に示したように、この実施の形態に係る薄膜圧電素子12は、バルク超音波共振器である。バルク超音波共振器は、図2に示したバルク超音波フィルタと異なり、上部電極18は1つである。このため、この実施の形態では、図4に示した等価回路のうちの片側の上部電極18に相当する部分を、等価回路として用いる。図23に示したような薄膜圧電素子12は、1端子対共振器として動作する。このため、図6に示したようなフィルタ特性ではなく、直列共振周波数と並列共振周

波数を有する共振器特性となる。このため、上記圧電薄膜17の厚みの変化は、直接、直列共振周波数と並列共振周波数の変化となる。この種の共振器の場合、上記直列共振周波数と上記並列共振周波数は、共振器にリアクタンス素子を接続することで変化する。図23に示した薄膜圧電素子12では、上部電極18の長さ L_e と幅 W_e が共振器のインピーダンスを主に決定し、引き出し電極19とボンディングパッド20が上記共振器に接続されたリアクタンス素子に相当し、上記引き出し電極19の長さ L_a と幅 W_a 及びボンディングパッド20の面積が、上記共振器に接続されたリアクタンス素子の素子値を決定する。

従って、上記引き出し電極19の長さ L_a と幅 W_a 及びボンディングパッド20の面積を変えることにより、上記共振器の上記直列共振周波数と上記並列共振周波数を変えることができ、さらに、上記上部電極18の長さ L_e と幅 W_e を変えることにより、上記共振器のインピーダンスと、上記共振器に接続されたリアクタンス素子のインピーダンスとの値の関係を変化させることができるので、図10から図18までに示した場合と類似して、上記上部電極18の長さ L_e と幅 W_e と、上記引き出し電極19の長さ L_a と幅 W_a と、上記ボンディングパッド20の面積を変えることにより、上記共振器の上記直列共振周波数と上記並列共振周波数を変えることができる。また、上記ボンディングパッド20の面積を変えることと、上記ボンディングパッド20に電気的に接続されたコンデンサの容量を変えることは、ほぼ同じ効果がある。

実施の形態10.

図25は、この発明の実施の形態10に係る薄膜圧電素子を示す図である。

図26は、図25に示した薄膜圧電素子の拡大図、図27は、図26のB-B断面図である。

図中、11はシリコン(Si)半導体からなるウエハであり、12a～12cは薄膜圧電素子、13はウエハ11の基準面を示すオリエンテーションフラット、25はシリコン(Si)半導体基板、15は下地電極、16は下地電極15と同電位のボンディングパッド、17は酸化亜鉛(ZnO)を用いた圧電薄膜、18a、18bは上部電極、19a、19bは引き出し電極、20a、20bは上部電極18a、18bに接続されたボンディングパッド、26はエッティングホール、27は誘電体薄膜、28は空洞である。

図25では、ウエハ11中央部の薄膜圧電素子12aに対して、同心円状に上記ウエハ11中央部から離れるに従って、薄膜圧電素子の形状を変え、例えば、オリエンテーションフラット13に平行な方向の上記ウエハ11端部の薄膜圧電素子12bと上記オリエンテーションフラット13に垂直な方向の上記ウエハ11端部の薄膜圧電素子12cと同じ様に、上部電極18a、18bの長さL_eと上部電極間距離L_gを変化させている。このような、ウエハ11中央部に対して、同心円状に薄膜圧電素子の形状を変える方法は、ウエハ11中央部に対して、同心円状に上記圧電薄膜17の厚みが変化する場合に適している。

図26及び図27に示した薄膜圧電素子12は、上部電極18a、18bの存在する表面側から、例えば、誘電体薄膜27にエッティングホール26を空け、次に、上記エッティングホール26から上記シリコン(Si)半導体基板25を異方性エッティングにより取り去り、下地電極15の裏面側に空洞28をつくる。薄膜圧電素子12としての弾性的な共振は、上記下地電極15の下に空気の層があればよく、バイアホール21の作成法が、図27に示したように表面側から作成しても、図24に示したように裏面側から作成しても、上記薄膜圧電素子12の特性は同じである。さらに、図27には、半導体基板25と下地電極15との間に

誘電体薄膜 27 があるが、図 21 及び図 24 に示した例でも、図では省略されているが、実際の薄膜圧電素子 12 では誘電体薄膜 27 が存在する。

実施の形態 11.

5 図 28 は、この発明の実施の形態 11 に係る薄膜圧電素子を示す図である。

図 29 は、図 28 に示した薄膜圧電素子の拡大図、図 30 は、図 29 の B-B 断面図である。

図中、11 はガリウム砒素 (GaAs) 半導体からなるウエハであり、12a～12c は薄膜圧電素子、13 はウエハ 11 の基準面を示すオリエンテーションフラット、14 はガリウム砒素 (GaAs) 半導体基板、15 は下地電極、16 は下地電極 15 と同電位のボンディングパッド、17 は窒化アルミニウム (AlN) を用いた圧電薄膜、18a、18b は上部電極、19a、19b は引き出し電極、20a、20b は上部電極 18a、18b にそれぞれ接続されたボンディングパッド、28 は空洞、29a は上部電極 18a とは電気的に接続されていない第 2 の電極である。また、29b も上部電極 18b とは電気的に接続されていない第 2 の電極である。

図 28 に示す実施の形態では、第 2 の電極 29a、29b の長さ L_e 20 と、第 2 の電極 29a と上部電極 18a との距離 L_{g2} とを変えていく。また、 L_{g2} は、第 2 の電極 29b と上部電極 18b との距離でもある。ウエハ 11 の中央部の薄膜圧電素子 12a に対して、オリエンテーションフラット 13 に平行な方向では、上記ウエハ 11 端部の薄膜圧電素子 12b に近くなるのに従って、第 2 の電極 29a と上部電極 18a との距離 L_{g2} (ないし、第 2 の電極 29b と上部電極 18b との距離 L_{g2}) を変化させ、上記オリエンテーションフラット 13 に垂直な

方向では、上記ウェハ 1 1 端部の薄膜圧電素子 1 2 c に近くなるのに従って、第 2 の電極 2 9 a, 2 9 b と上部電極 1 8 a, 1 8 b とのそれぞれの距離 $L_g 2$ と第 2 の電極 2 9 a, 2 9 b の長さ $L_e 2$ を変化させている。このような方法は、例えば、上記圧電薄膜 1 7 の厚み h の分布だけでなく、上記圧電薄膜 1 7 を構成する材料の組成比の変化等により、上記ウェハ 1 1 上の薄膜圧電素子の特性が、上記オリエンテーションフラット 1 3 に平行な方向と垂直な方向で、変化の傾向が異なった場合に適用できる。例えば、上記オリエンテーションフラット 1 3 に平行な方向では、薄膜圧電素子 1 2 b の通過域が変化し、垂直な方向では、薄膜圧電素子 1 2 c の通過域と帯域幅が変化した場合、上記オリエンテーションフラット 1 3 に平行な方向では、上記薄膜圧電素子 1 2 b の通過域を補償し、垂直な方向では、上記薄膜圧電素子 1 2 c の通過域と帯域幅の両方を補償する必要があり、上記オリエンテーションフラット 1 3 に平行な方向と垂直な方向で薄膜圧電素子の形状の変化を変える必要がある。

図 2 9 は、図 2 8 に示した薄膜圧電素子 1 2 a, 1 2 b, 1 2 c の拡大図であり、図 3 0 は、図 2 9 中の B-B 間の断面図である。

下地電極 1 5 の裏面側の空洞 2 8 を、上記ガリウム砒素 (GaAs) 半導体基板 1 4 をエッチング処理することなく構成している。この場合でも、バルク超音波フィルタとしての特性は、上記ガリウム砒素 (GaAs) 半導体基板 1 4 をエッチング処理した場合の特性とほとんど同じである。

実施の形態 1 2.

図 3 1, 図 3 2 及び図 3 3 は、この発明の実施の形態 1 2 に係る薄膜圧電素子を示す図である。

図中、1 1 はシリコン (Si) 半導体からなるウェハであり、1 2 a

～12cは薄膜圧電素子、13はウエハ11の基準面を示すオリエンテーションフラット、25はシリコン(Si)半導体基板、15は下地電極、16は下地電極15と同電位のボンディングパッド、17はチタン酸鉛(PbTiO₃)を用いた圧電薄膜、18aは入力側上部電極、18bは出力側上部電極、19a、19bは引き出し電極、20a、20bは上部電極18a、18bにそれぞれ接続されたボンディングパッド、29a、29bは実施の形態11と同様に、上部電極18a、18bとは電気的に接続されていない第2の電極、30は上部電極18a、18bとは電気的に接続されていない第3の電極、31は誘電体、32はコンデンサの電極、33は上記コンデンサの電極32とボンディングパッド20aとを電気的に接続する接続電極、34は音響的に特性の異なる材料を多層にして等価的に空洞28のような機能を果たす誘電体層である。

図31から図33に示した実施の形態では、コンデンサの電極32の面積をウエハ11上の位置によって変えている。これにより、図4に示した等価回路のコンデンサC_{s1}を変えたのとほぼ同じ効果となり、上記ウエハ11上の上記薄膜圧電素子12の特性のばらつきを補償することができる。

図32は、図31に示した薄膜圧電素子12a、12b、12cの拡大図である。

ここでは、入力側上部電極18aと出力側上部電極18bとの間に、第3の電極30を配置している。

図33は、図32中のB-B間の断面図である。

入力側ボンディングパッド20aと接地側のボンディングパッド16との間に電気的に並列に、誘電体31とコンデンサの電極32とからなるコンデンサが接続電極33により接続されている。図32は、上記コ

ンデンサが入力側ボンディングパッド 20 a にのみ接続されているが、出力側ボンディングパッド 20 b に同様に接続することも可能である。また、第 3 の電極 30 の長さ L_{e3} 、第 3 の電極 30 と上部電極 18 a, 18 b との距離 L_{g3} の少なくともいずれかを変化させてもよい。

5 以上のように、上記ウエハ 11 上で発生する特性ばらつき、例えば、圧電薄膜 17 の厚みの分布を原因とする共振周波数のばらつきを、ウエハ 11 上の位置により、薄膜圧電素子 12 のパターン形状を変えることにより補償し、ウエハ 11 上の位置によらず特性のそろった薄膜圧電素子を得ることができる。

10 このように、薄膜圧電素子 12 のパターン形状を変える場合、上記パターン形状を変えることによる補償範囲の限界が存在する。この限界は、上記薄膜圧電素子 12 に使用する圧電薄膜 17 の種類、上部電極 18, 18 a, 18 b の種類、下地電極 15 の種類、誘電体薄膜 27 の種類、圧電薄膜 17 の厚さ、上部電極 18, 18 a, 18 b の厚さ、下地電極 15 の厚さ、誘電体薄膜 27 の厚さ及び上記薄膜圧電素子のパターン形状によって異なる。特に、上記圧電薄膜 17 の種類は、上記補償範囲の限界を決める大きな要素である。一般に、圧電薄膜 17 の電気機械結合係数が大きい方が、上記補償範囲を大きくすることができる。上記電気機械結合係数は、図 6 から図 18 に示した計算例の場合、等価圧電係数 e と大きな相関がある。

20 上記電気機械結合係数は、鉛系圧電セラミクスであるチタン酸鉛 ($PbTiO_3$) や PZT ($PbTiO_3 - PbZrO_3$) 等が特に優れた特性を有する。また、この種の鉛系圧電セラミクスは、圧電薄膜成膜時の温度が高いため、融点が高く、かつ、化学的に安定な白金 (Pt)、或いは、金 (Au) を下地電極 15 に用いること及び基板にガリウム砒素 ($GaAs$) やシリコン (Si) 等の半導体基板を用いることは必須

であり、特に、白金 (Pt) は化学的安定性に優れている。チタン酸鉛 (PbTiO₃) は、特に、高周波数での Q が優れた材料であり、薄膜圧電素子のような GHz 帯以上での使用を前提とした素子には、特に、優れた材料である。しかし、一方で、他の酸化亜鉛 (ZnO) や窒化アルミニウム (AlN) に比べ、構成材料の種類が多いため、ウェハ 1 1 全面にわたって均一な組成で成膜することが難しく、ウェハ 1 1 面内での特性ばらつきの補償がきわめて重要である。PZT (PbTiO₃ - PbZrO₃) は、構成要素であるチタン酸鉛 (PbTiO₃) とジルコン酸鉛 (PbZrO₃) の組成比を変えることにより、様々な特性の圧電薄膜 1 7 を得ることができ、チタン酸鉛 (PbTiO₃) だけの場合よりも、大きな電気機械結合係数を得ることができるため、この種の薄膜圧電素子の設計上の自由度が大きい利点がある。しかし、チタン酸鉛 (PbTiO₃) よりも、さらに構成材料の種類が多いため、ウェハ 1 1 全面にわたって均一な組成で成膜することが難しく、ウェハ 1 1 面内での特性ばらつきの補償がきわめて重要である。

一方、酸化亜鉛 (ZnO) や窒化アルミニウム (AlN) のような鉛を含まない圧電セラミクスは、電気機械結合係数は鉛系圧電セラミクスに劣るが、Q がきわめて大きい特徴がある。これは、例えば、フィルタを構成する場合、狭帯域なフィルタに向いていることを意味する。狭帯域フィルタは、わずかでもウェハ 1 1 面内で圧電薄膜 1 7 の厚みが変化すると、所要帯域から上記フィルタの通過域がずれてしまう。このため、上記ウェハ 1 1 面内での上記圧電薄膜 1 7 の厚みの分布を補償する必要があり、ウェハ 1 1 面内での特性ばらつきの補償がきわめて重要である。また、この種の鉛を含まない圧電セラミクスは、圧電薄膜の成膜温度が比較的低く、上記のガリウム砒素 (GaAs) やシリコン (Si) 等の半導体基板以外にガラス基板を用いることが可能であり、また、下

地電極 15 に融点の低いアルミニウム (Al) 等の白金 (Pt) や金 (Au) 以外の金属材料を用いることも可能である。

以上は、薄膜圧電素子 12 のパターン形状のうち、上部電極 18, 18a, 18b の長さ L_e 及び幅 W_e 、入力側上部電極 18a と出力側上部電極 18b との距離 L_g 、引き出し電極 19, 19a, 19b の長さ L_a 及び幅 W_a 、ボンディングパッド 20, 20a, 20b の面積、ボンディングパッド 20a, 20b に電気的に接続されたコンデンサの電極 32 の面積、第 2 の電極 29a, 29b の長さ $L_e 2$ 、第 2 の電極 29a, 29b と上部電極 18a, 18b との距離 $L_g 2$ 、第 3 の電極 30 の長さ $L_e 3$ 、第 3 の電極 30 と上部電極 18a, 18b との距離 $L_g 3$ 等のパラメータの中の複数の組み合わせについて変化させた例を示したが、図 8 から図 18 に示したように、上記パラメータひとつのみを変化させて補償すれば十分な場合もある。

一方、上部電極 18, 18a, 18b の長さ L_e 及び幅 W_e 、入力側上部電極 18a と出力側上部電極 18b との距離 L_g 、引き出し電極 19, 19a, 19b の長さ L_a 及び幅 W_a 、ボンディングパッド 20a, 20b の面積、ボンディングパッド 20a, 20b に電気的に接続されたコンデンサの電極 32 の面積、第 2 の電極 29a, 29b の長さ $L_e 2$ 、第 2 の電極 29a, 29b と上部電極 18a, 18b との距離 $L_g 2$ 、第 3 の電極 30 の長さ $L_e 3$ 、第 3 の電極 30 と上部電極 18a, 18b との距離 $L_g 3$ 等のパラメータの中で、実施の形態では示していない組み合わせが最も有効な場合もある。即ち、上部電極 18, 18a, 18b の長さ L_e 及び幅 W_e 、入力側上部電極 18a と出力側上部電極 18b との距離 L_g 、引き出し電極 19, 19a, 19b の長さ L_a 及び幅 W_a 、ボンディングパッド 20, 20a, 20b の面積、ボンディングパッド 20a, 20b に電気的に接続されたコンデンサの電極 3

2の面積、第2の電極29a, 29bの長さL_{e2}、第2の電極29a, 29bと上部電極18a, 18bとの距離L_{g2}、第3の電極30の長さL_{e3}、第3の電極30と上部電極18a, 18bとの距離L_{g3}等のパラメータの中での任意の組み合わせについて、ウェハ11上で変化させてばらつきを補償することができる。

また、この発明の実施の形態で、図7, 図9, 図11, 図13, 図15, 図17, 図19, 図20, 図22, 図23, 図25, 図26, 図28, 図29, 図31, 図32に示した薄膜圧電素子のパターン形状は一例である。上記実施の形態で述べたパターン形状に限定する必要はなく、薄膜圧電素子の特性に影響する任意のパターン形状をウェハ11上で変化させて、この発明を実施することができる。

さらに、この発明は、図21, 図24, 図27, 図30, 図33に示した薄膜圧電素子の断面形状に限定する必要はなく、例えば、図23に示したバルク超音波共振器を直列要素と並列要素として、はしご型接続したラダー型フィルタの場合でも効果は同じである。また、図21, 図24, 図27, 図30, 図33に示した薄膜圧電素子の断面形状と、図7, 図9, 図11, 図13, 図15, 図17, 図19, 図20, 図22, 図23, 図25, 図26, 図28, 図29, 図31, 図32に示した薄膜圧電素子のパターン形状は、任意の組合せの場合でも効果は同じである。

また、前述した実施の形態では、薄膜圧電素子のパターン形状のうち、上部電極18a, 18bの長さL_e及び幅W_e、引き出し電極19a, 19bの長さL_a及び幅W_a、ボンディングパッド20a, 20bの面積、ボンディングパッド20a, 20bに電気的に接続されたコンデンサの電極32の面積、第2の電極29a, 29bの長さL_{e2}、第2の電極29a, 29bと上部電極18a, 18bとのそれぞれの距離L

g 2、第3の電極30と上部電極18a, 18bとのそれぞれの距離L_g3等のパラメータを、ウエハ上の位置によって変化させる場合に、ひとつの中膜圧電素子上では、各要素a, bに対して、上記パラメータを等しく変化させる例を示したが、各要素a, bに対して、上記パラメータを異ならせて変化させても構わない。上記パラメータを異ならせて変化させるとは、例えば、上部電極18a, 18bの長さL_eを中膜圧電素子のウエハ上の位置により異ならせるのみならず、ひとつの中膜圧電素子上で上部電極18aの長さL_eと上部電極18bの長さL_eを異ならすことである。また、例えば、第2の電極29a, 29bと上部電極18a, 18bとの距離L_g2を中膜圧電素子のウエハ上の位置により異ならせるのみならず、第2の電極29aと上部電極18aとの距離L_g2と第2の電極29bと上部電極18bとの距離L_g2をひとつの中膜圧電素子上で異ならせることである。

15 このように、パラメータを異ならせて変化させることにより、等しく変化させるよりも補償できる範囲をより広くできる。

産業上の利用可能性

以上のように、この発明によれば、ウエハ上の位置により、上部電極の長さL_eや幅W_e、入出力上部電極間距離L_g、引き出し電極の長さL_aや幅W_a、ボンディングパッドの面積、ボンディングパッドに電気的に接続されたコンデンサの電極面積等の中膜圧電素子のパターン形状のうちの少なくともひとつ以上を変えることにより、ウエハ上の位置により生じる上記中膜圧電素子の特性ばらつきを低減し、上記ウエハ上の位置によらず同じ特性の中膜圧電素子を得ることができる。

25 これにより、中膜圧電素子の材料の種類と材料の組み合わせ及び圧電薄膜の厚みを限定せず、多様な中膜圧電素子を実現でき、産業上有用で

請求の範囲

1. 半導体基板からなるウエハと、上記半導体基板上に形成された下地電極と、上記下地電極上に形成された圧電薄膜と、上記圧電薄膜上に形成された上部電極とを用いて構成された薄膜圧電素子において、
5 上記薄膜圧電素子のパターン形状を、上記ウエハ上の位置によって変えたことを特徴とする薄膜圧電素子。
2. 上記薄膜圧電素子は、上記上部電極の長さを上記ウエハ上の位置によって変えたことを特徴とする請求項1記載の薄膜圧電素子。
- 10 3. 上記薄膜圧電素子は、上記上部電極の幅を上記ウエハ上の位置によって変えたことを特徴とする請求項1記載の薄膜圧電素子。
4. 上記薄膜圧電素子は、上記上部電極を複数有し、上記上部電極間の距離を上記ウエハ上の位置によって変えたことを特徴とする請求項1記載の薄膜圧電素子。
- 15 5. 上記薄膜圧電素子は、さらに、上記上部電極に接続されるボンディングパッド部を備え、
上記薄膜圧電素子は、上記ボンディングパッド部の形状を、ウエハ上の位置によって変えたことを特徴とする請求項1記載の薄膜圧電素子。
6. 上記薄膜圧電素子は、さらに、上記上部電極と上記ボンディング
20 パッド部を接続する引き出し電極を備え、
上記薄膜圧電素子は、上記引き出し電極の形状を、上記ウエハ上の位置によって変えたことを特徴とする請求項5記載の薄膜圧電素子。
7. 上記薄膜圧電素子は、上記引き出し電極にエアブリッジを用いたことを特徴とする請求項6記載の薄膜圧電素子。
- 25 8. 上記薄膜圧電素子は、上記薄膜圧電素子と同じ上記半導体基板上にコンデンサを備え、上記コンデンサの容量を、上記ウエハ上の位置に

よって変えたことを特徴とする請求項 1 記載の薄膜圧電素子。

9. 上記薄膜圧電素子は、上記半導体基板にガリウム砒素 (G a A s) を用い、上記圧電薄膜にチタン酸鉛 (P b T i O₃) を用い、上記下地電極及び上記上部電極の少なくともいずれかに白金 (P t) を主とした導体を用いたことを特徴とする請求項 1 記載の薄膜圧電素子。
5

10. 上記薄膜圧電素子は、上記半導体基板にシリコン (S i) を用い、上記圧電薄膜にチタン酸鉛 (P b T i O₃) を用い、上記下地電極及び上記上部電極の少なくともいずれかに白金 (P t) を主とした導体を用いたことを特徴とする請求項 1 記載の薄膜圧電素子。

10 11. 上記薄膜圧電素子は、上記圧電薄膜に P Z T (P b T i O₃ - P b Z r O₃) を用い、上記下地電極及び上記上部電極の少なくともいずれかに白金 (P t) を主とした導体を用いたことを特徴とする請求項 1 記載の薄膜圧電素子。

15 12. 上記薄膜圧電素子は、上記圧電薄膜に酸化亜鉛 (Z n O) を用いたことを特徴とする請求項 1 記載の薄膜圧電素子。

13. 上記薄膜圧電素子は、上記圧電薄膜に窒化アルミニウム (A l N) を用いたことを特徴とする請求項 1 記載の薄膜圧電素子。

14. 上記半導体基板と、上記下地電極との間に誘電体を備えたことを特徴とする請求項 1 記載の薄膜圧電素子。

20 15. 基板と、上記基板上に複数の素子を形成して構成する回路素子において、

上記基板表面に形成する素子のパターン形状を、上記基板上の位置によって変えたことを特徴とする回路素子。

16. 以下の工程を備えたことを特徴とする薄膜圧電素子の製造方法
25 (a) 半導体基板からなるウェハ上に下地電極を形成する工程、
(b) 上記下地電極上に、圧電薄膜を形成する工程、

- (c) 上記圧電薄膜上に、上部電極を形成する工程、
- (d) 上記ウエハ上の位置によって、上記圧電薄膜上に形成する上記上部電極のパターン形状を変える工程。

17. 上記パターン形状を変える工程は、上記上部電極の長さを上記ウエハ上の位置によって変える工程を備えたことを特徴とする請求項16記載の薄膜圧電素子の製造方法。

18. 上記パターン形状を変える工程は、上記上部電極の幅を上記ウエハ上の位置によって変える工程を備えたことを特徴とする請求項16記載の薄膜圧電素子の製造方法。

19. 上記上部電極を形成する工程は、上記上部電極を複数形成し、上記パターン形状を変える工程は、上記上部電極間の距離を上記ウエハ上の位置によって変える工程を備えたことを特徴とする請求項16記載の薄膜圧電素子の製造方法。

20. 上記上部電極を形成する工程は、さらに、上記上部電極とボンディングパッド部とを接続して形成し、

上記パターン形状を変える工程は、上記ボンディングパッド部の形状を、上記ウエハ上の位置によって変える工程を備えたことを特徴とする請求項16記載の薄膜圧電素子の製造方法。

21. 上記上部電極を形成する工程は、さらに、上記上部電極と上記ボンディングパッド部を引き出し電極で接続する工程を有し、

上記パターン形状を変える工程は、上記引き出し電極の形状を、上記ウエハ上の位置によって変える工程を備えたことを特徴とする請求項20記載の薄膜圧電素子の製造方法。

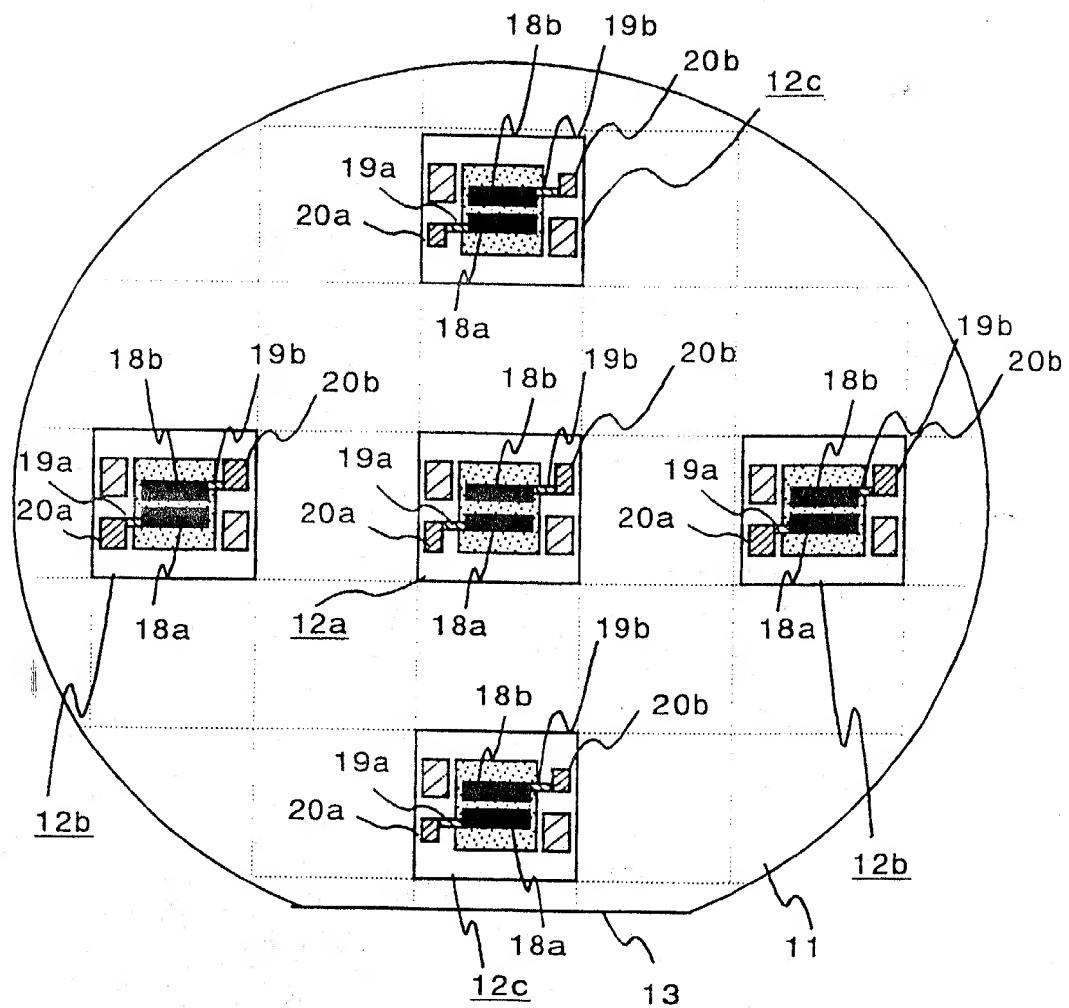
22. 上記パターン形状を変える工程は、上記引き出し電極をエアブリッジで形成する工程を備えたことを特徴とする請求項21記載の薄膜圧電素子の製造方法。

23. 上記薄膜圧電素子の製造方法は、上記薄膜圧電素子と同じ上記半導体基板上にコンデンサを設ける工程を有し、

上記パターン形状を変える工程は、上記コンデンサの容量を、上記ウエハ上の位置によって変える工程を備えたことを特徴とする請求項16
5 記載の薄膜圧電素子の製造方法。

1/33

図 1



2/33

図2

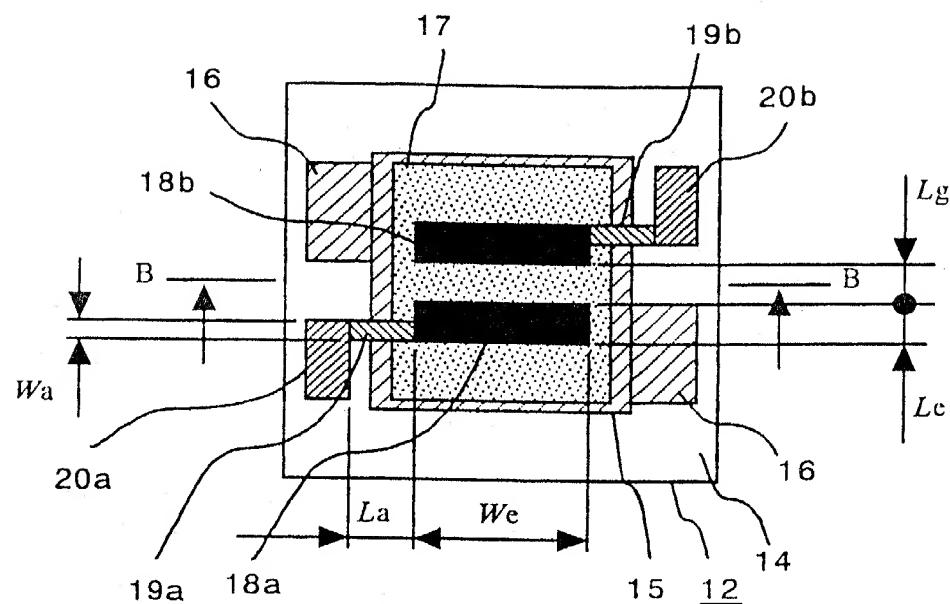
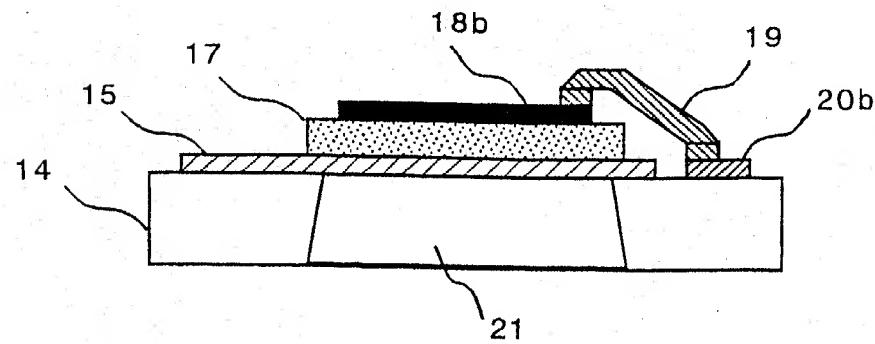


図3



3/33

図4

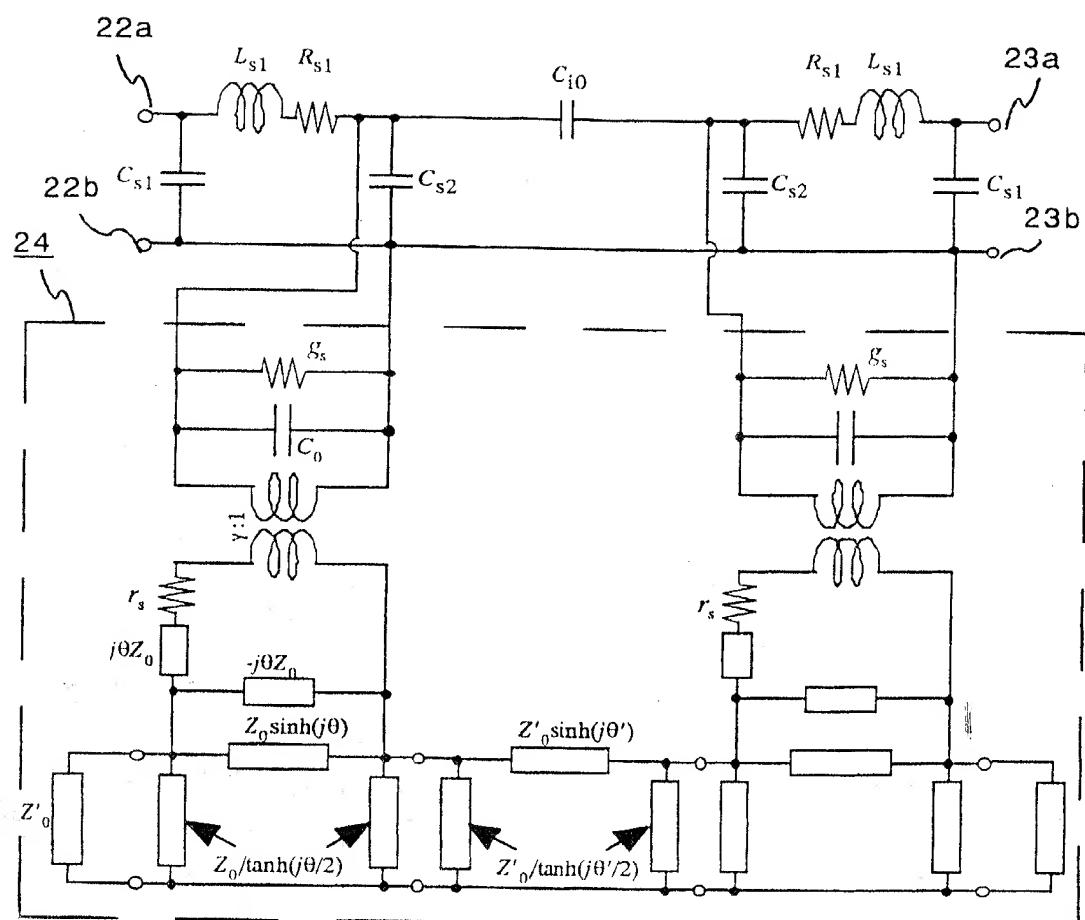
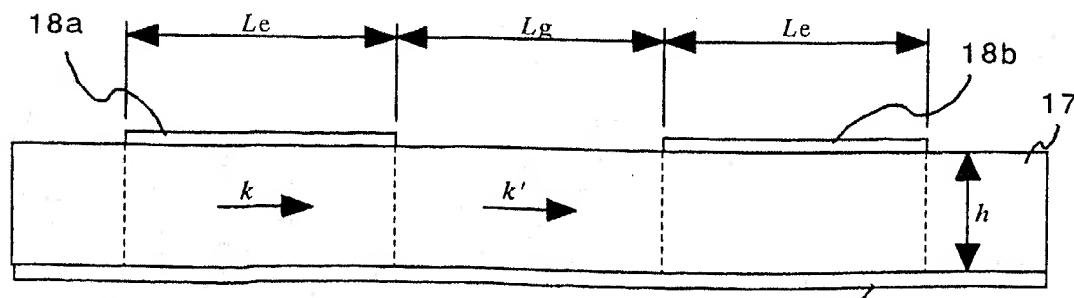
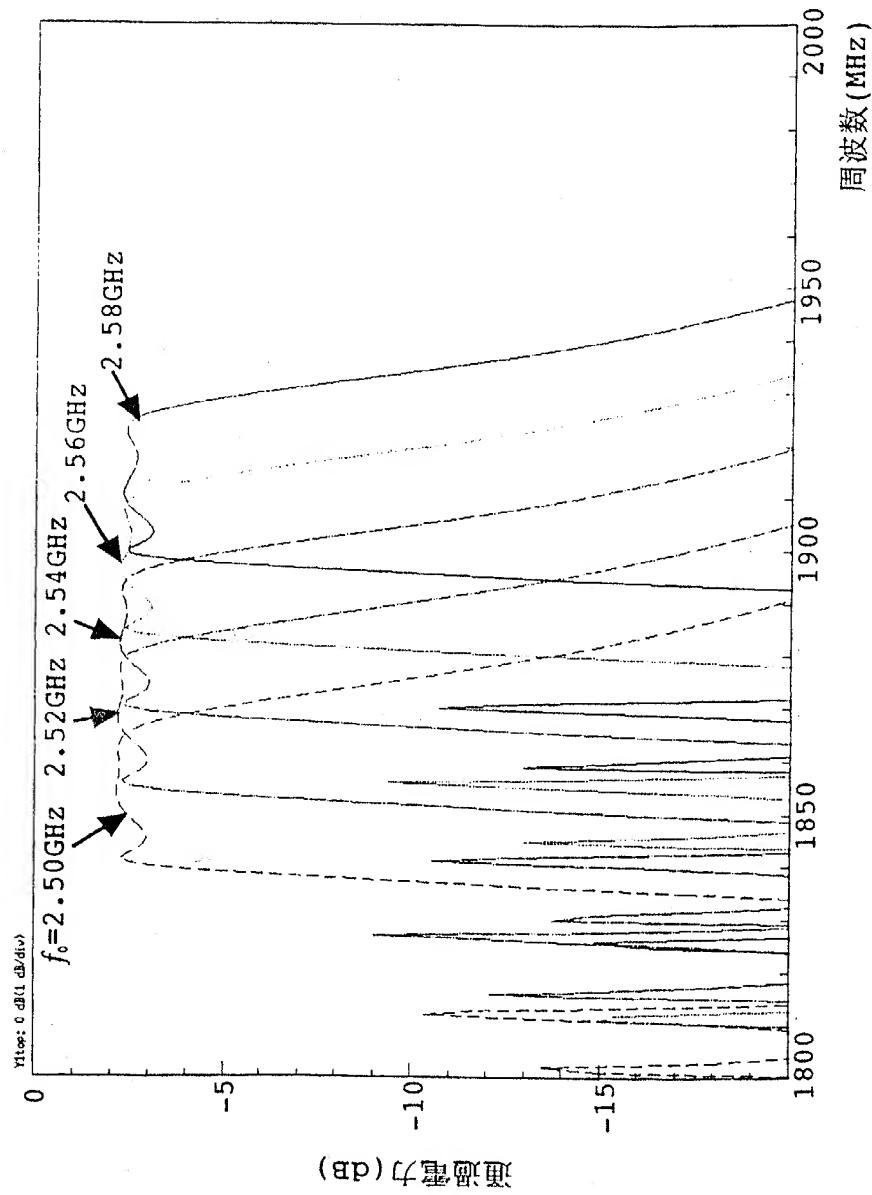


図5



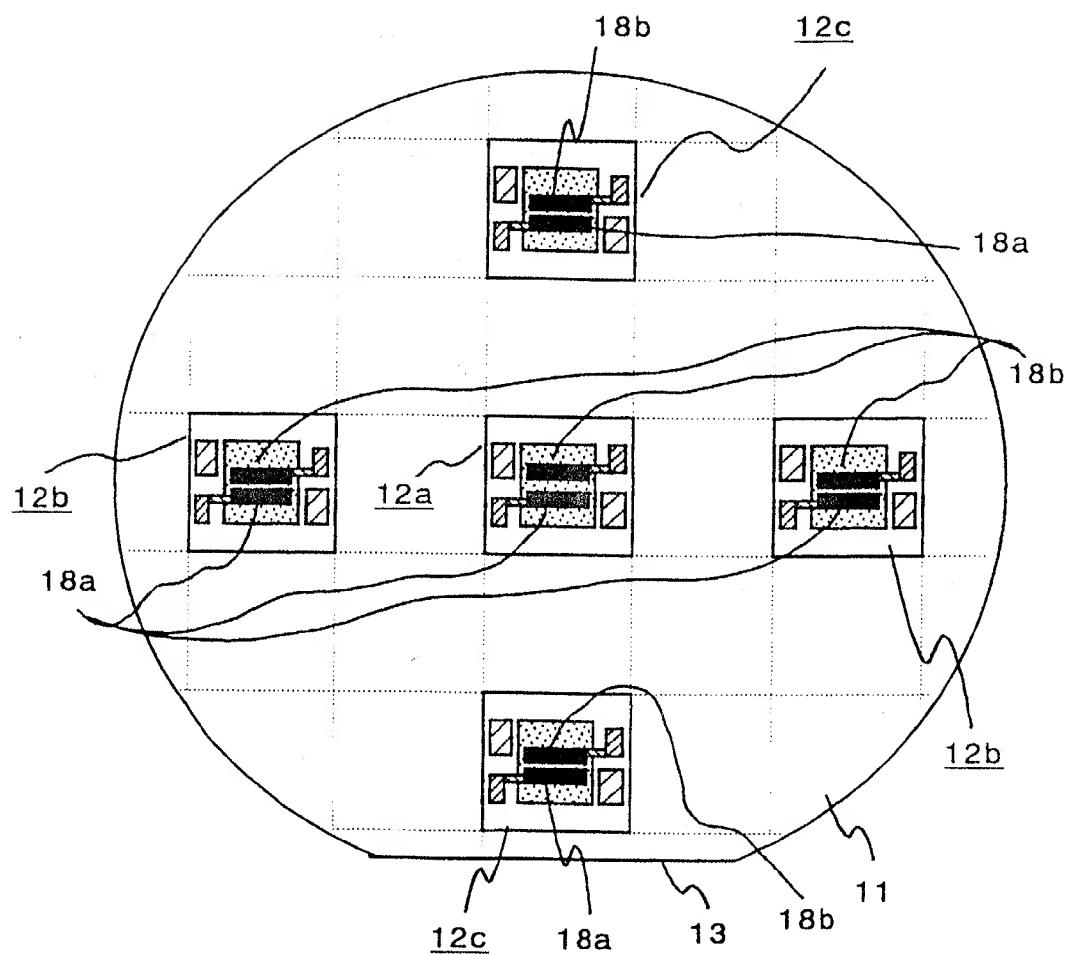
4/33

6



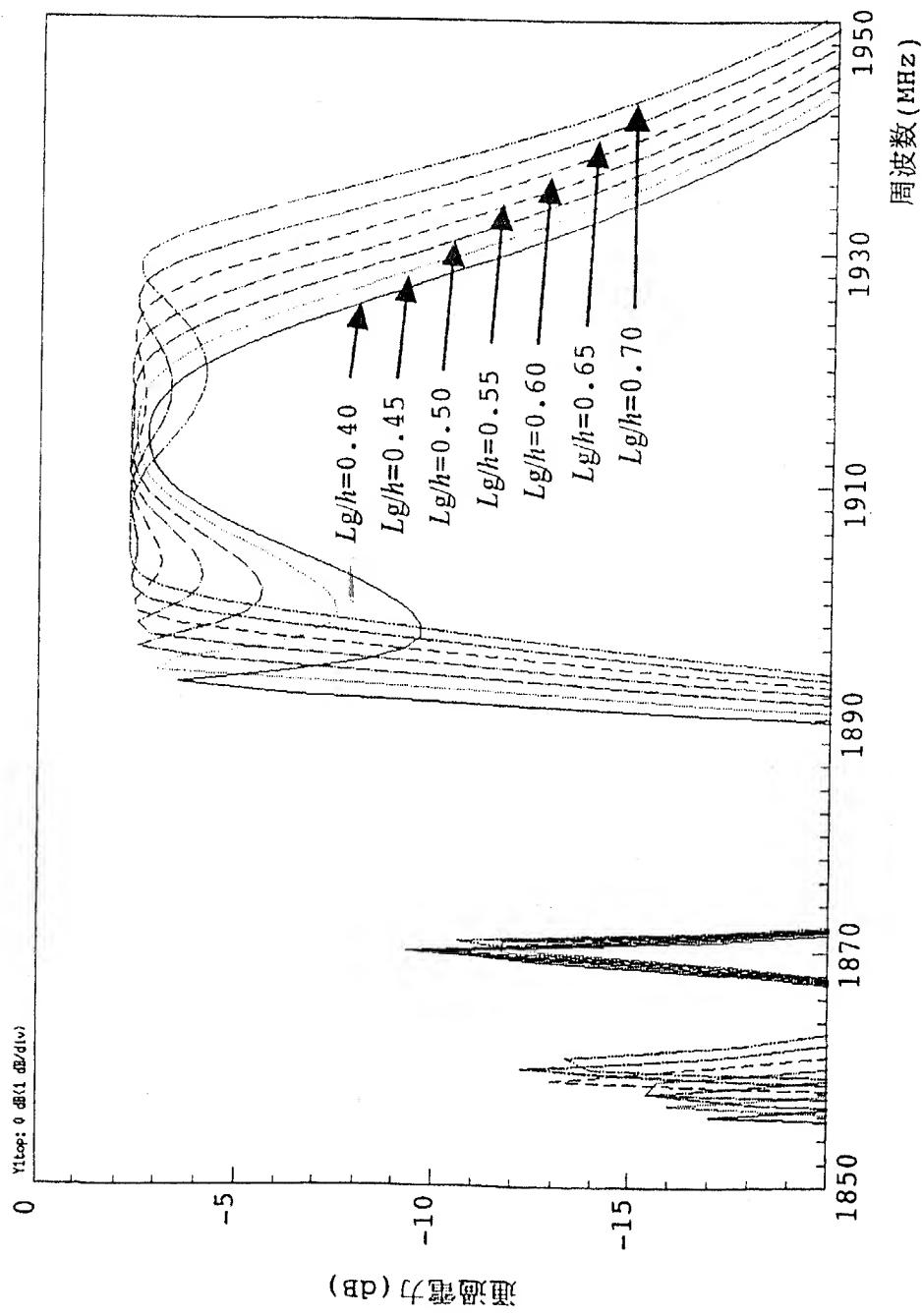
5/33

図7



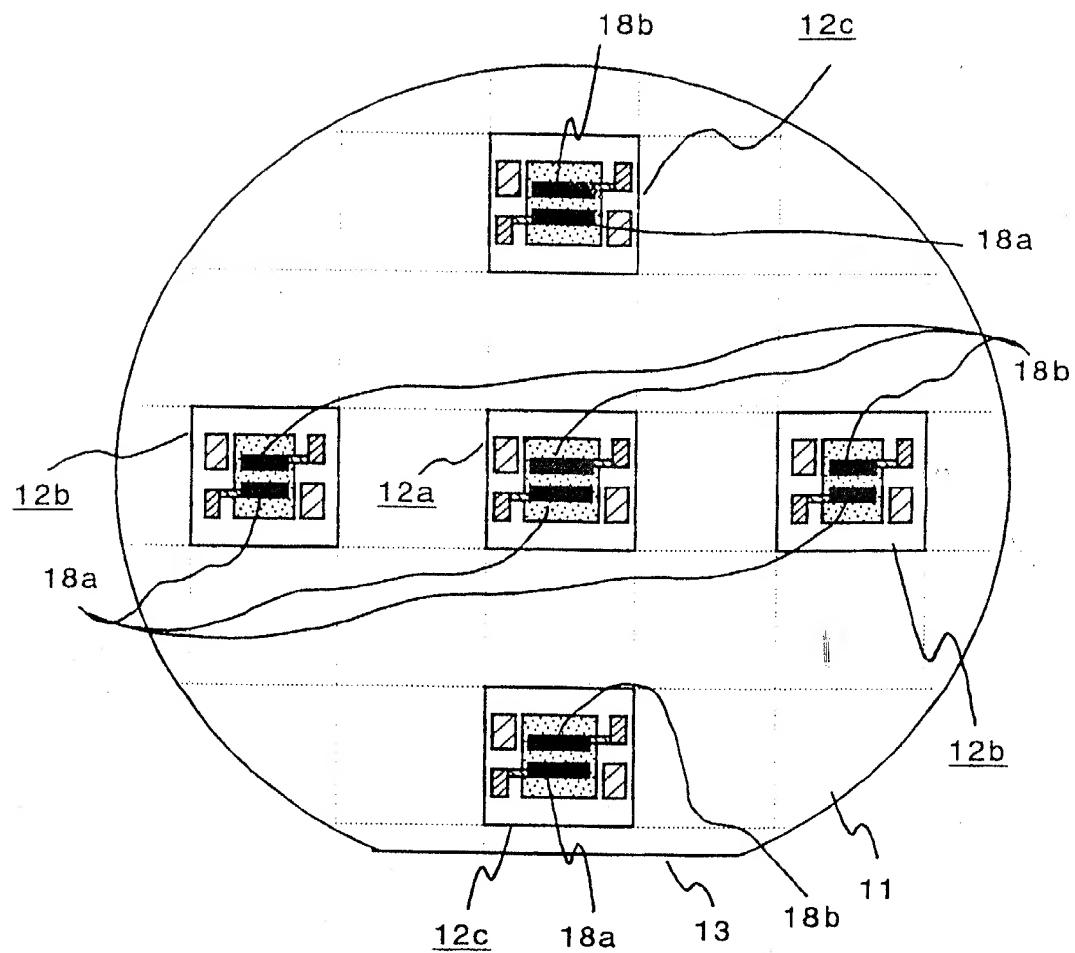
6/33

図 8



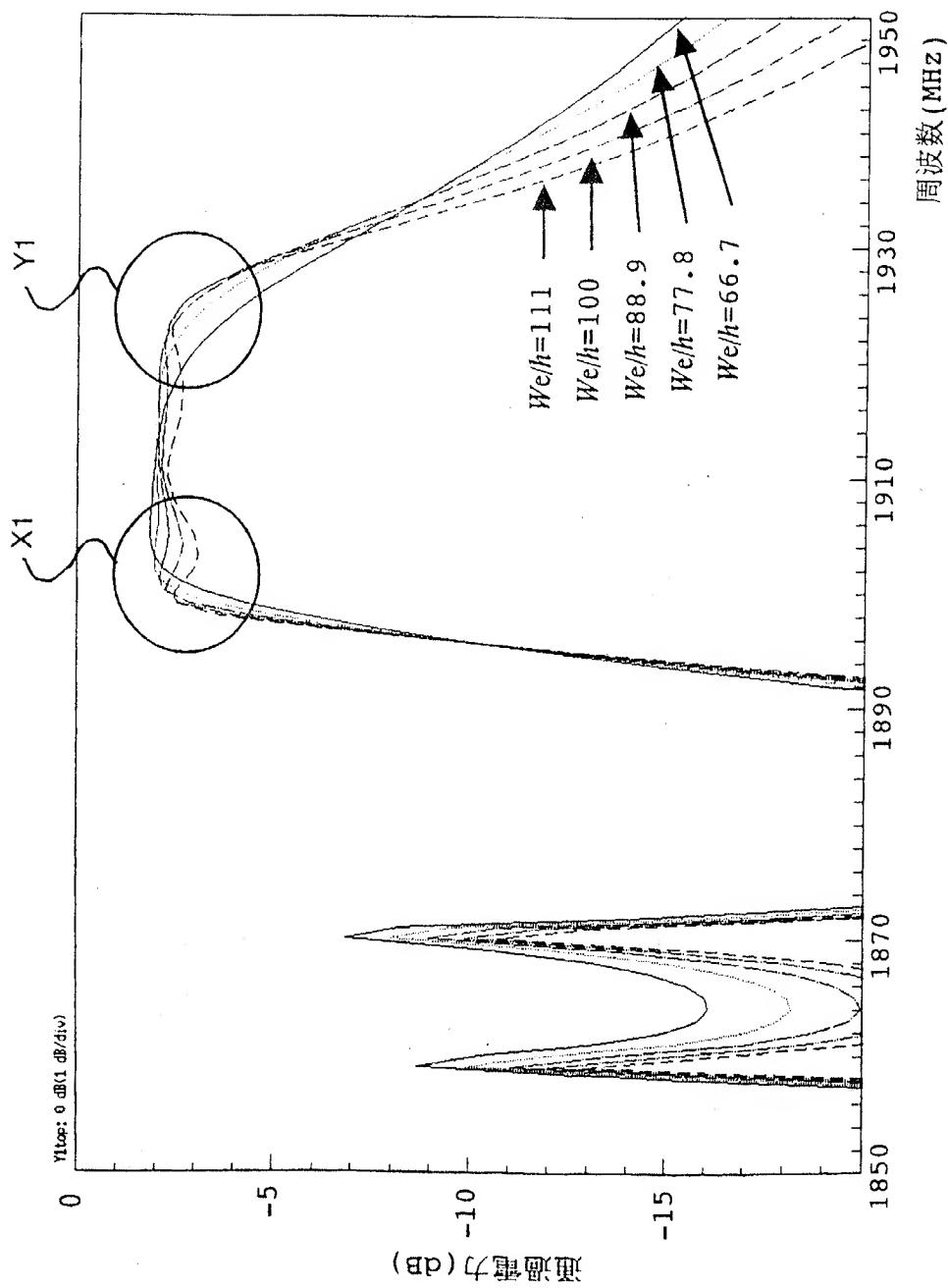
7/33

☒9



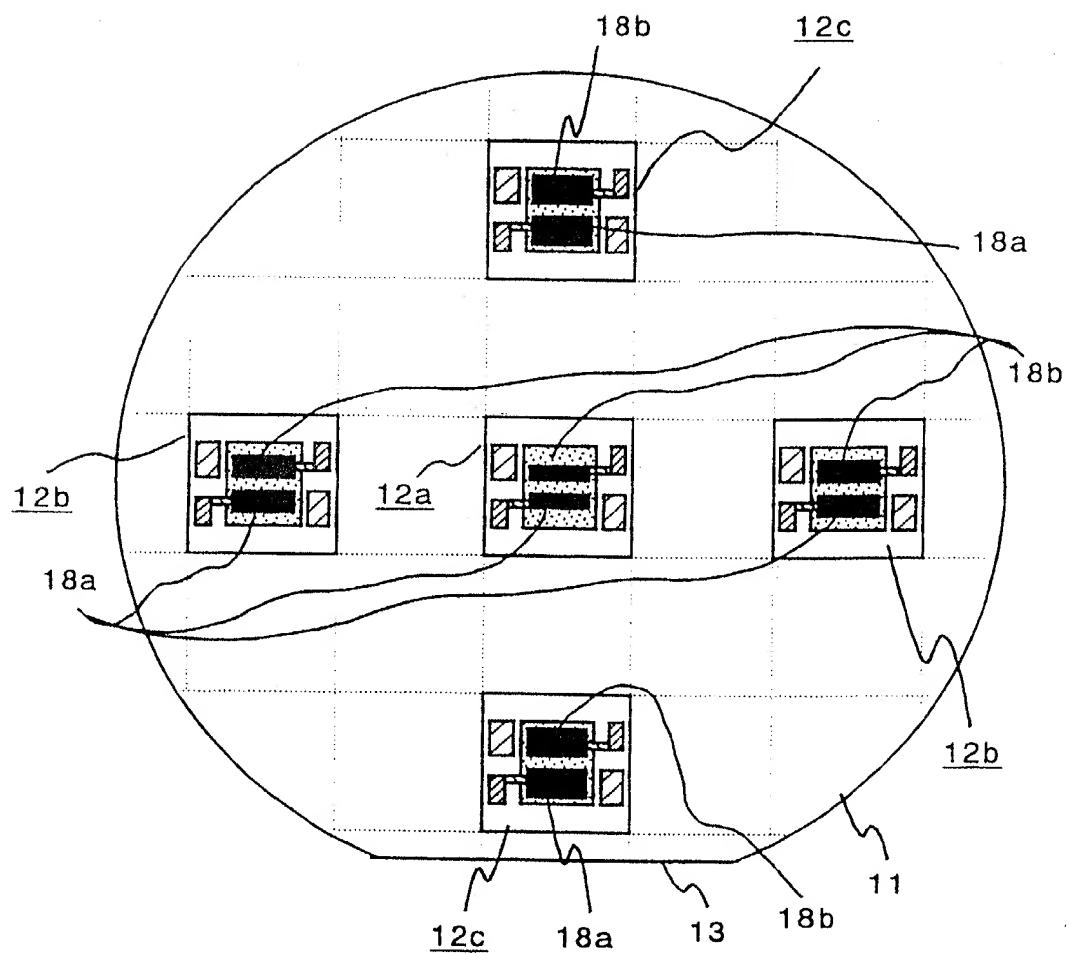
8/33

図 10



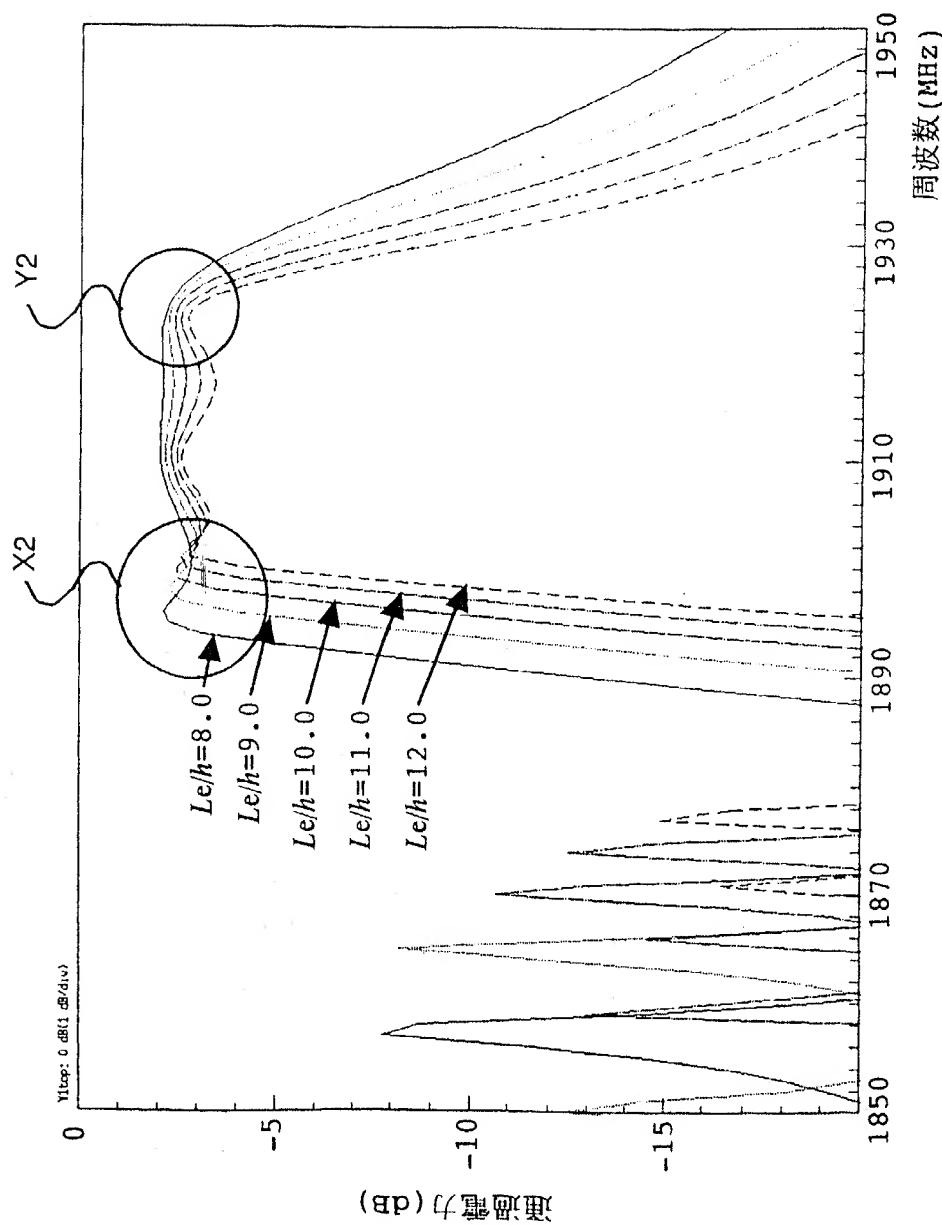
9/33

図11



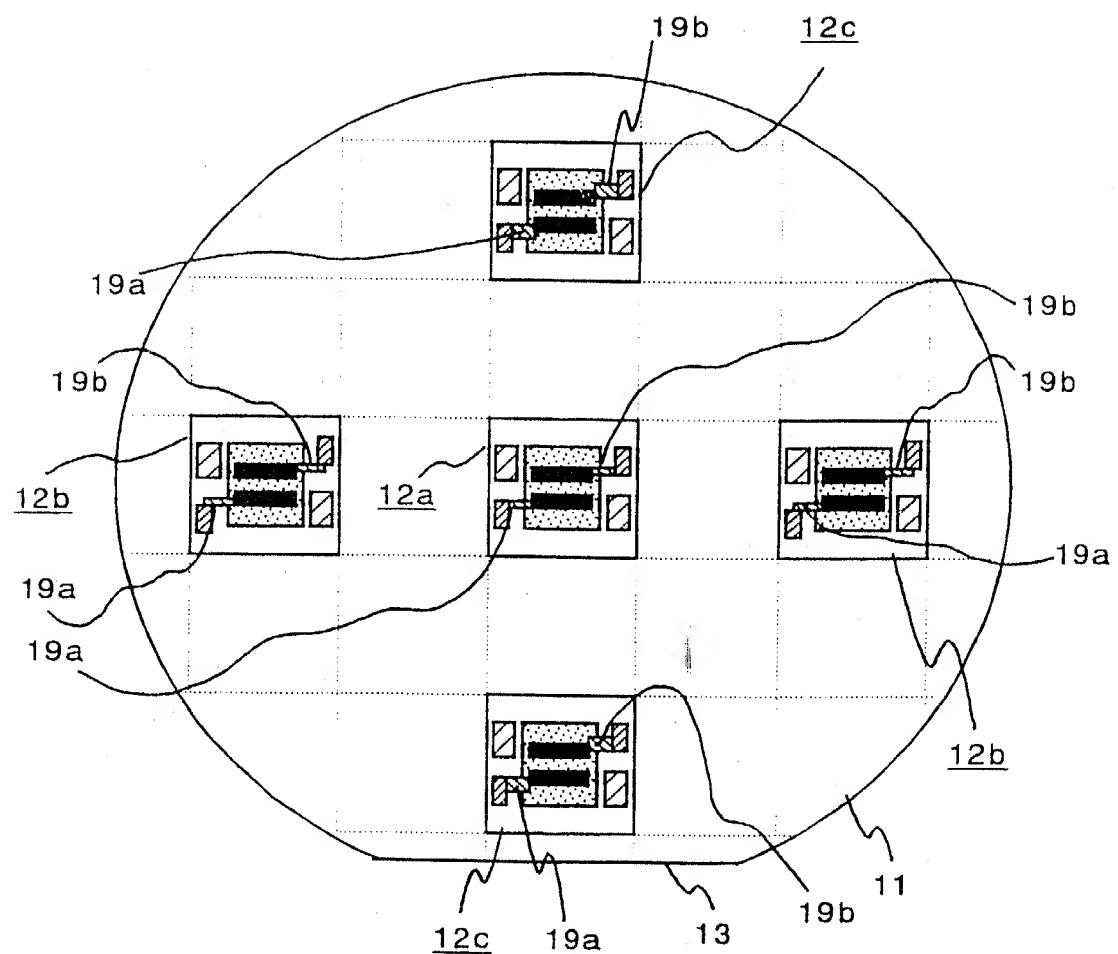
10/33

図 12



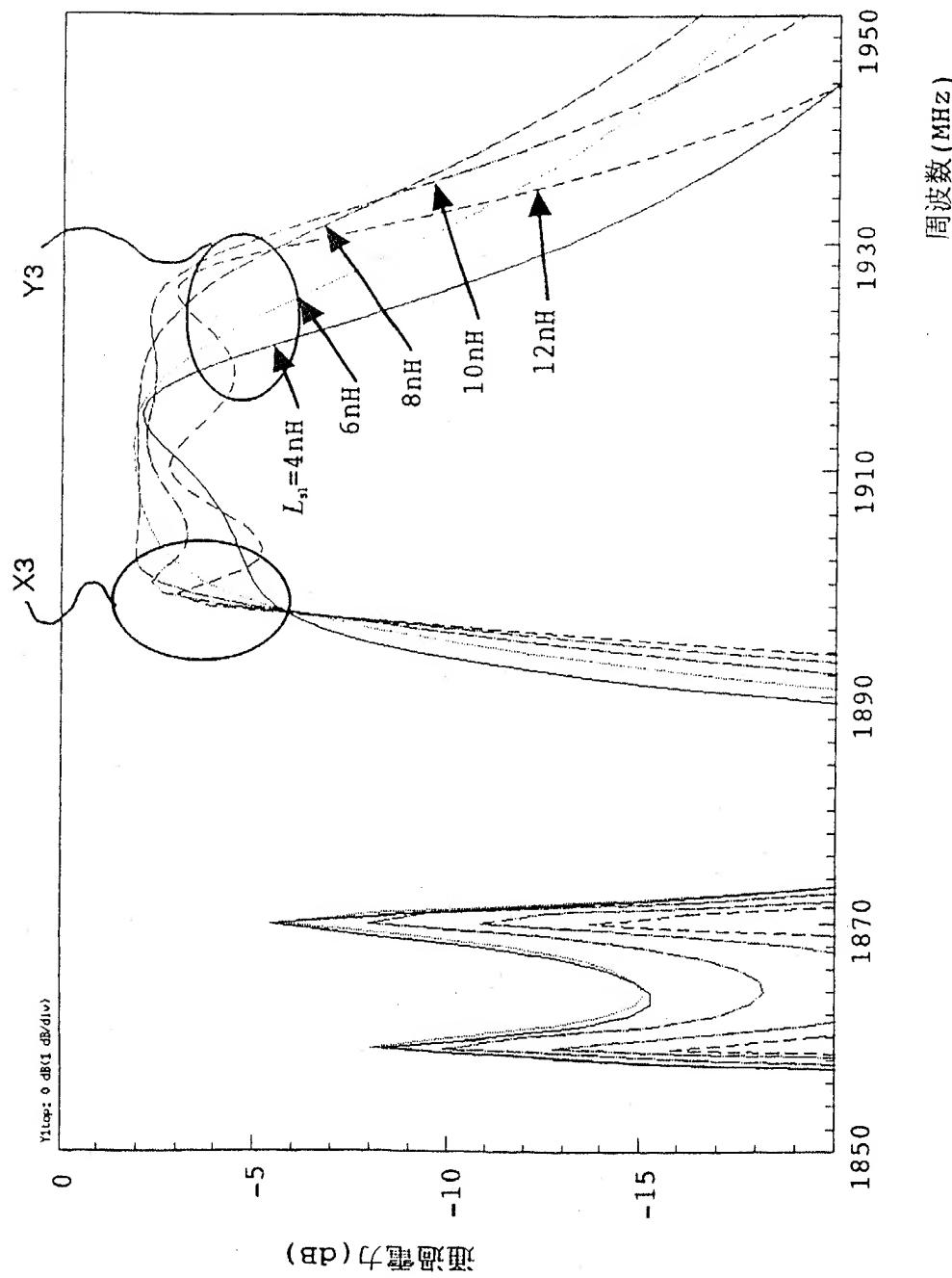
11/33

図13



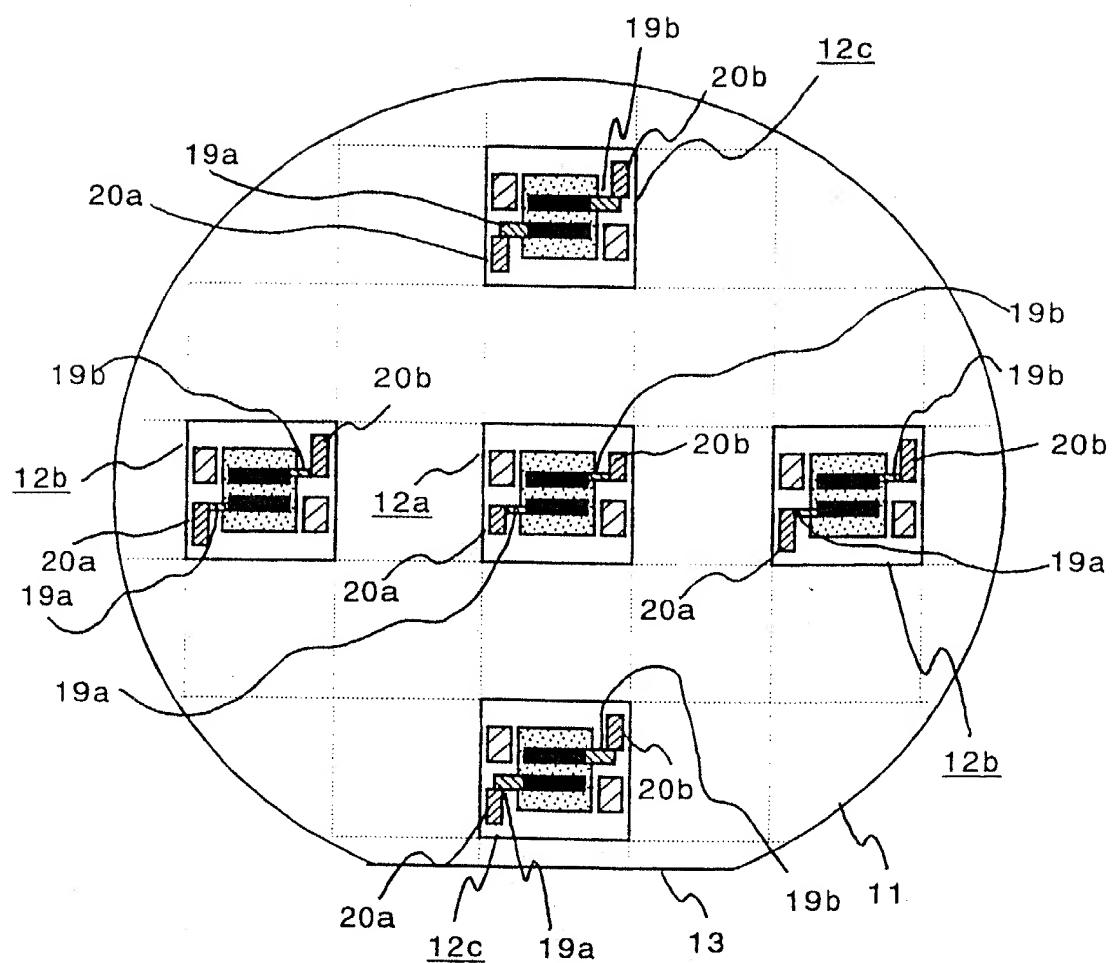
12/33

図 14



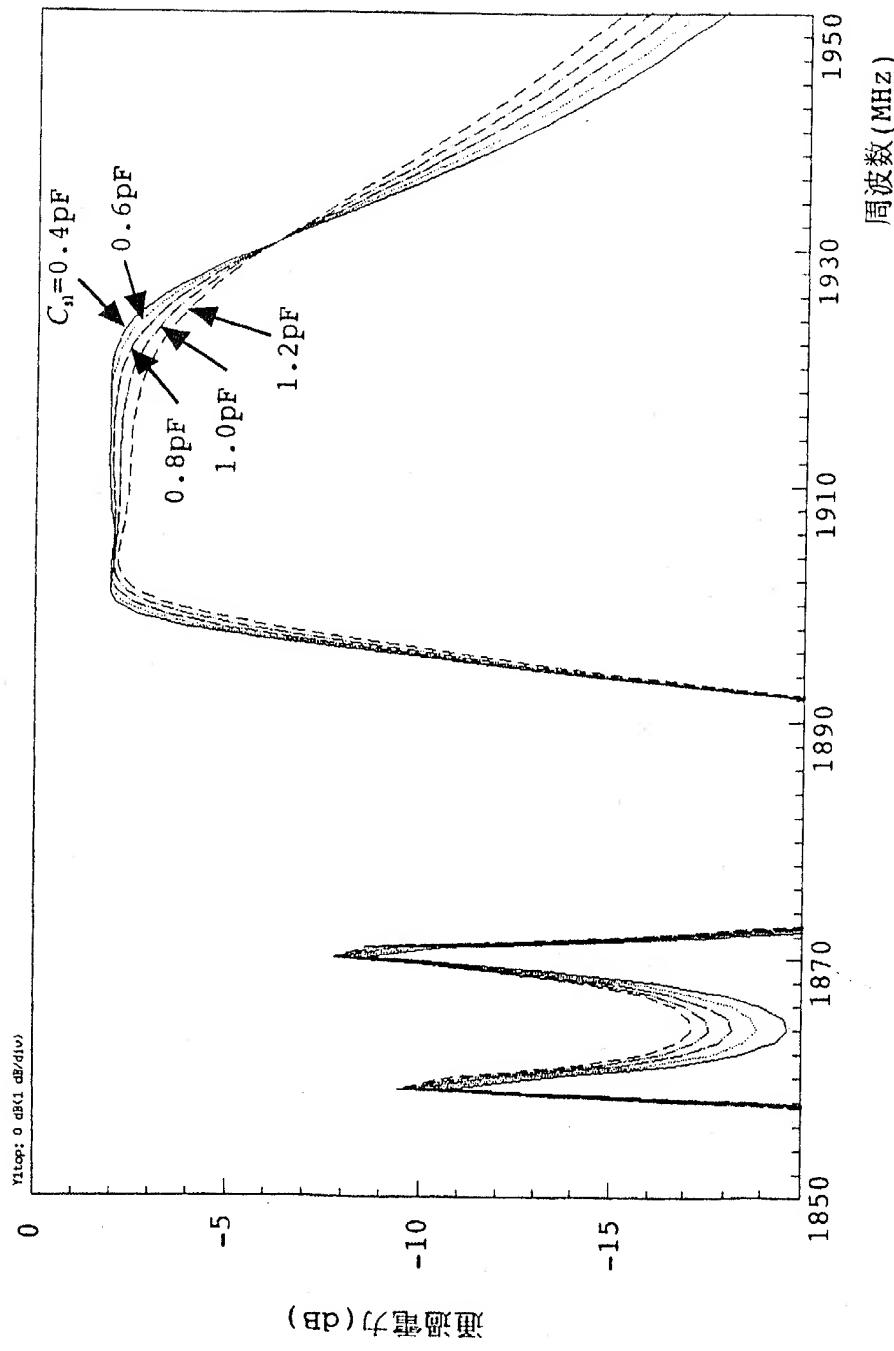
13/33

☒15



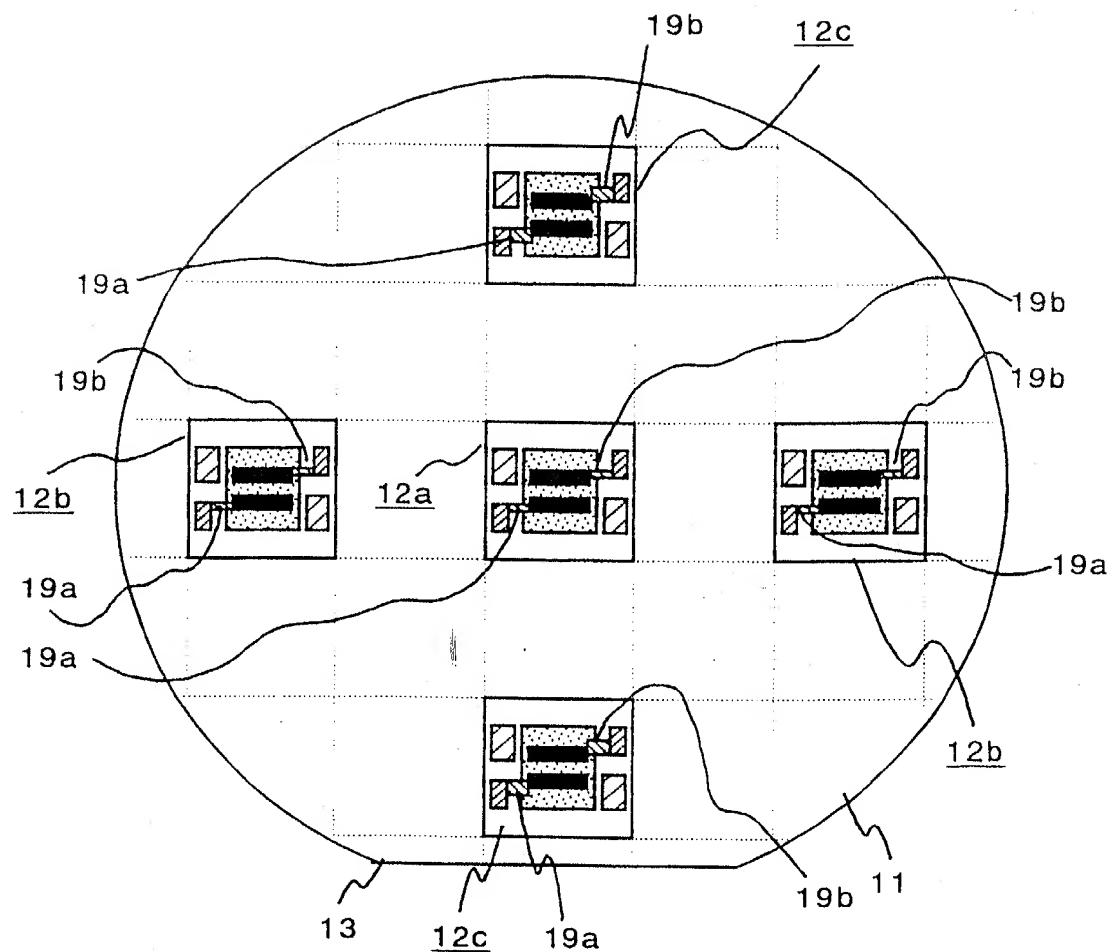
14/33

図16



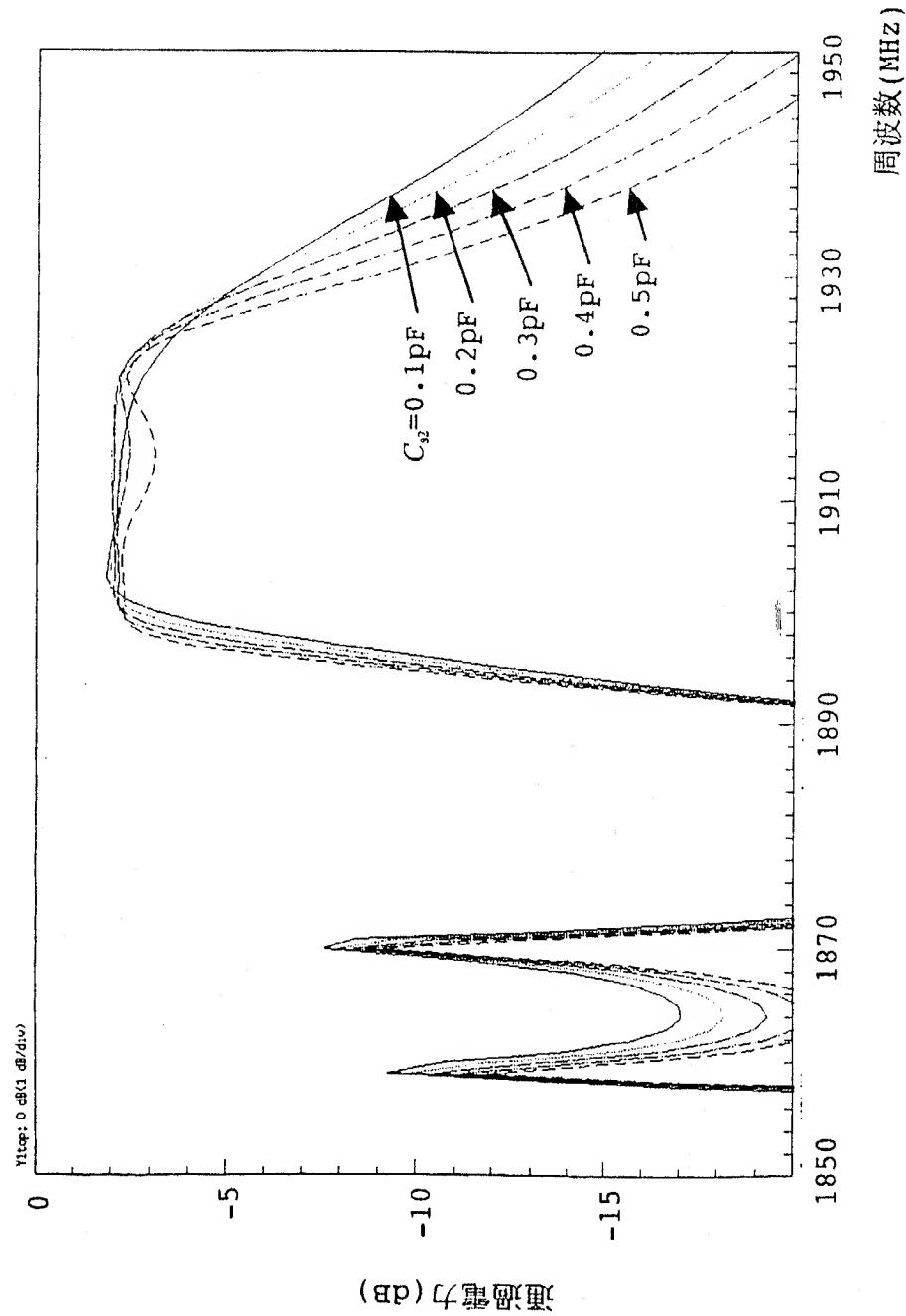
15/33

図17



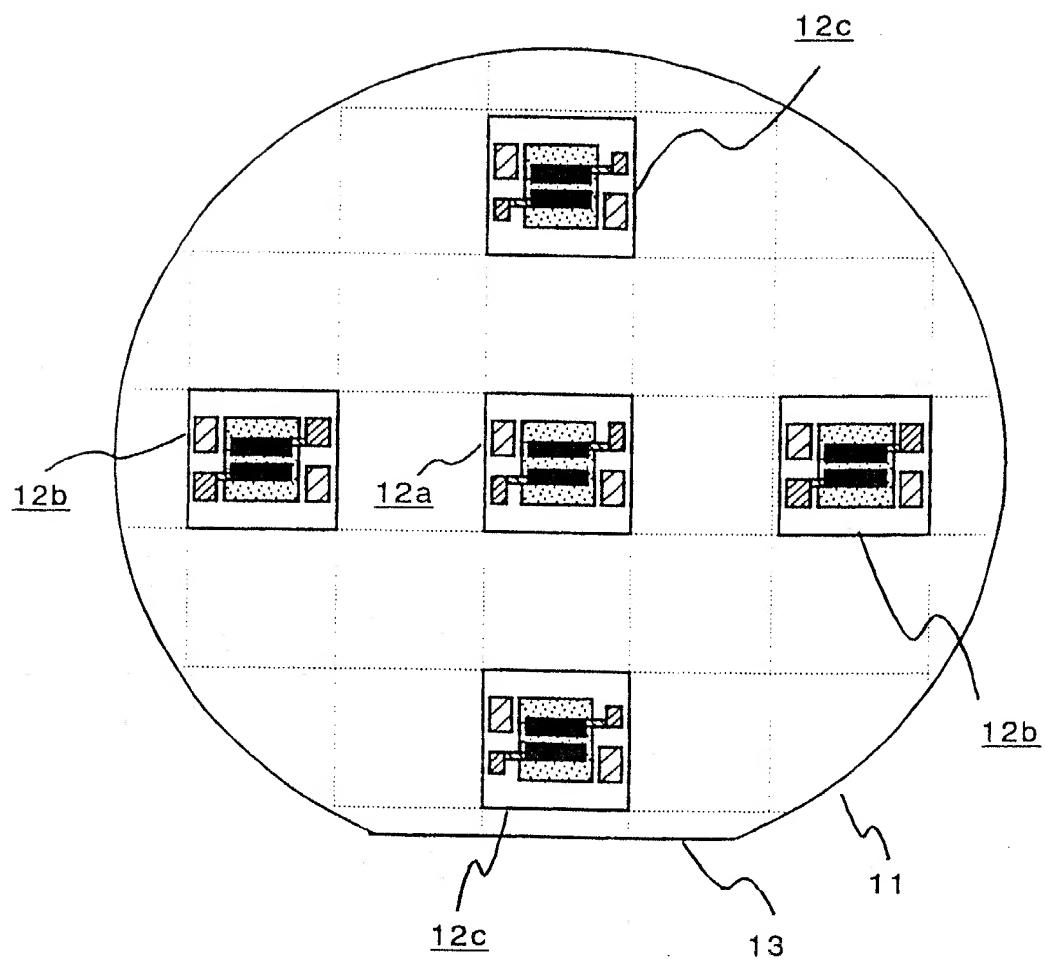
16/33

図 18



17/33

図19



18/33

図20

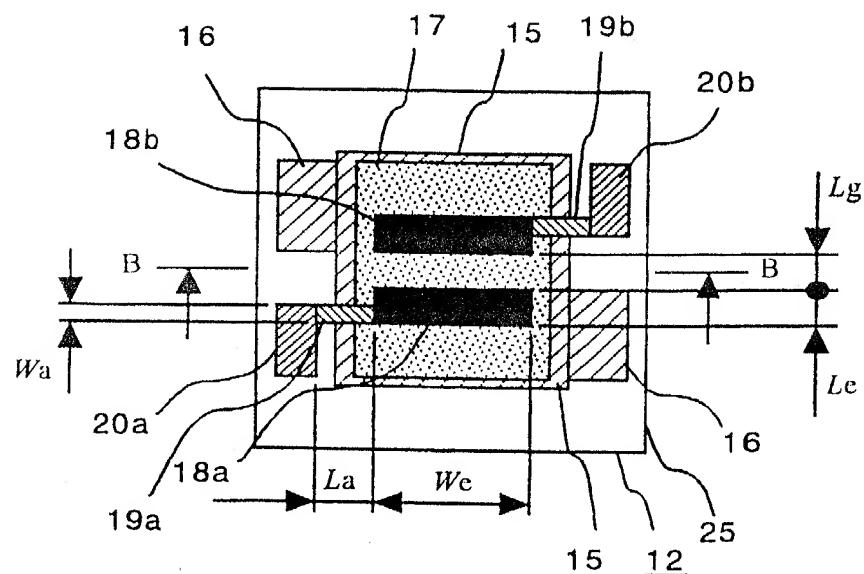
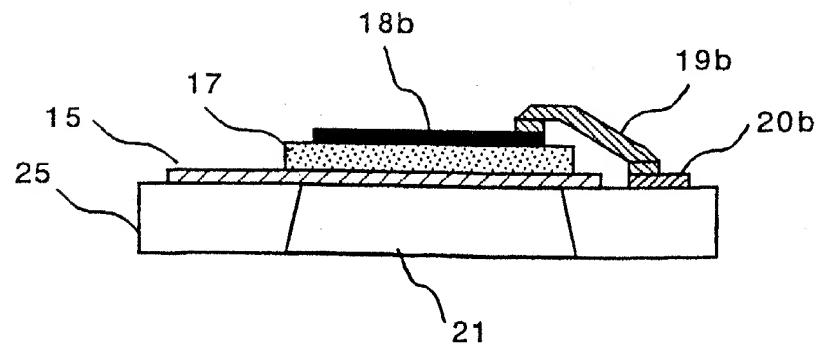
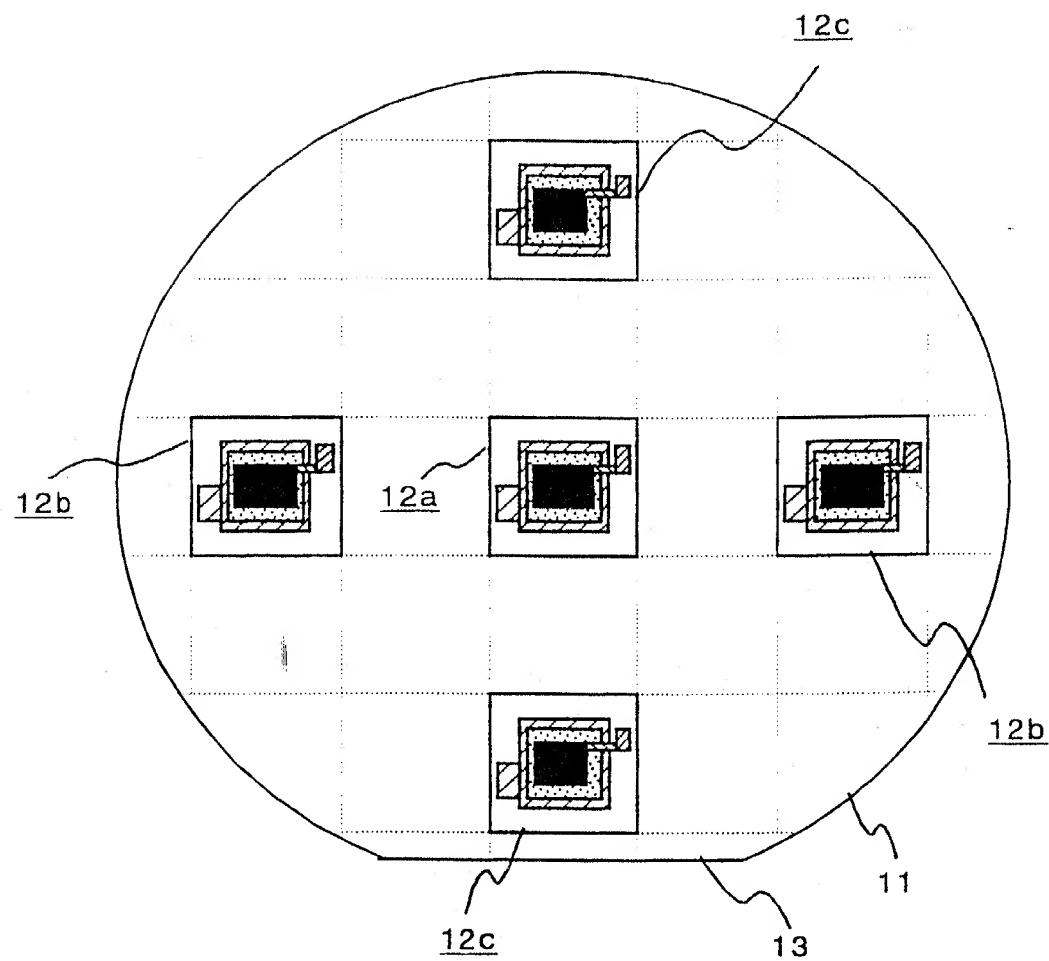


図21



19/33

図22



20/33

図23

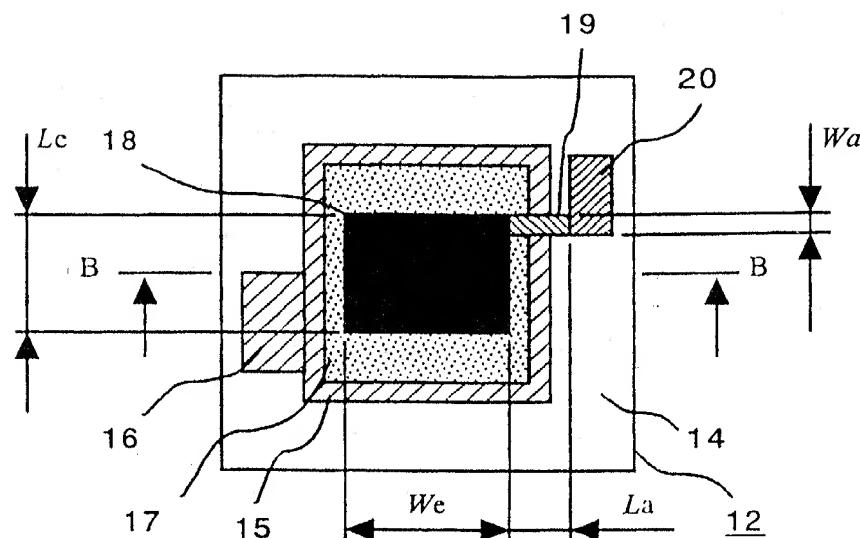
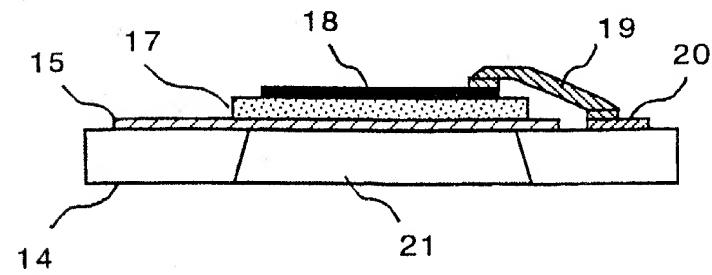
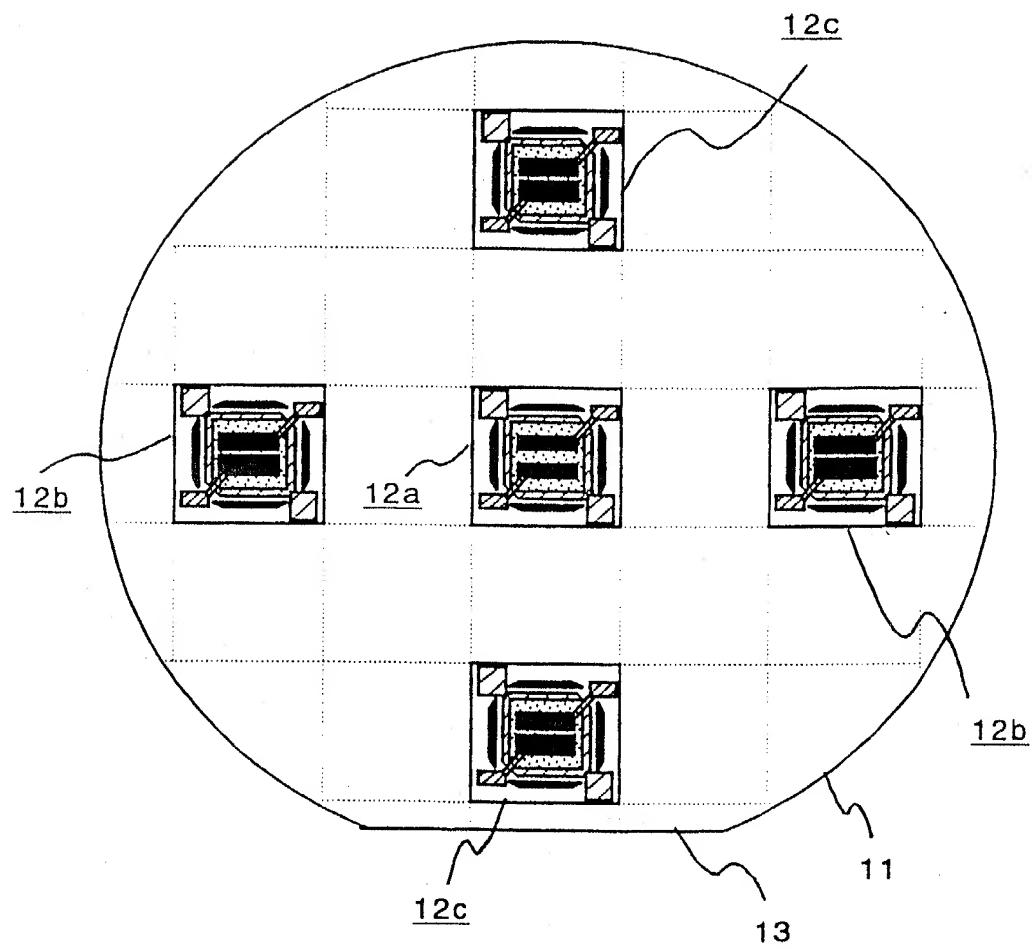


図24



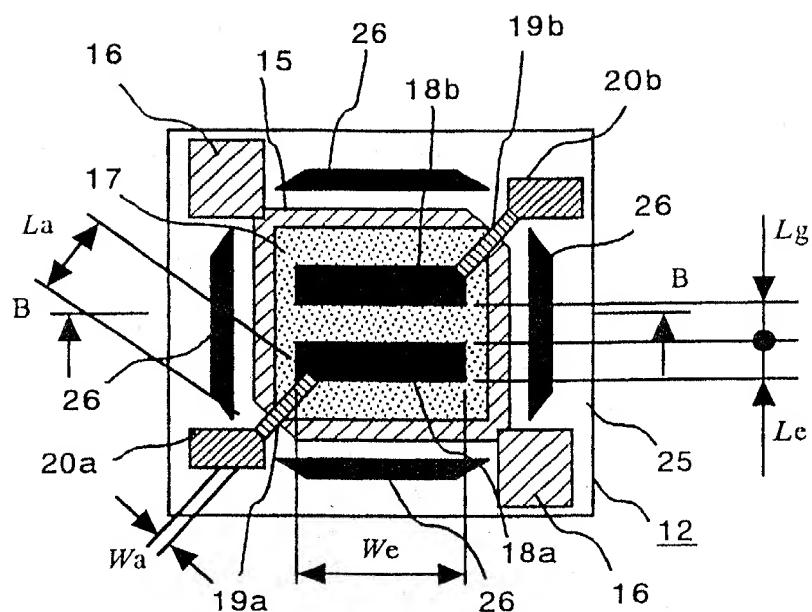
21/33

図25

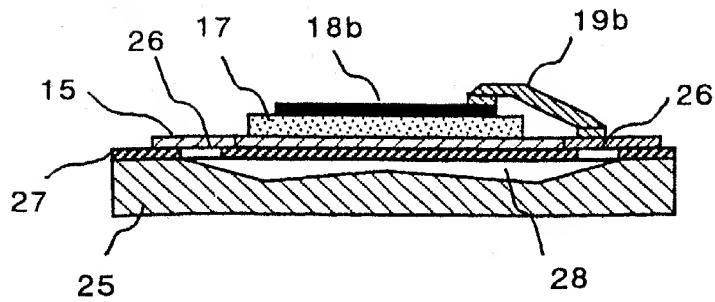


22/33

図26

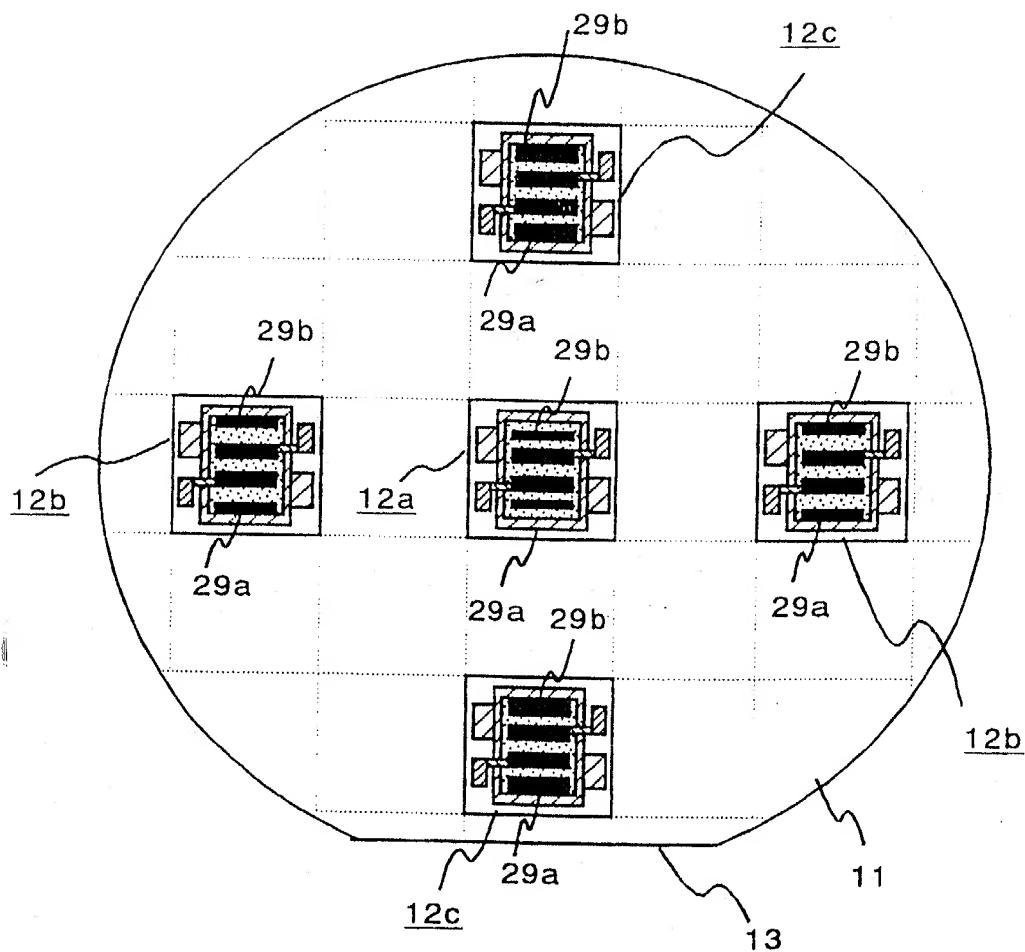


四 27



23/33

図28



24/33

図29

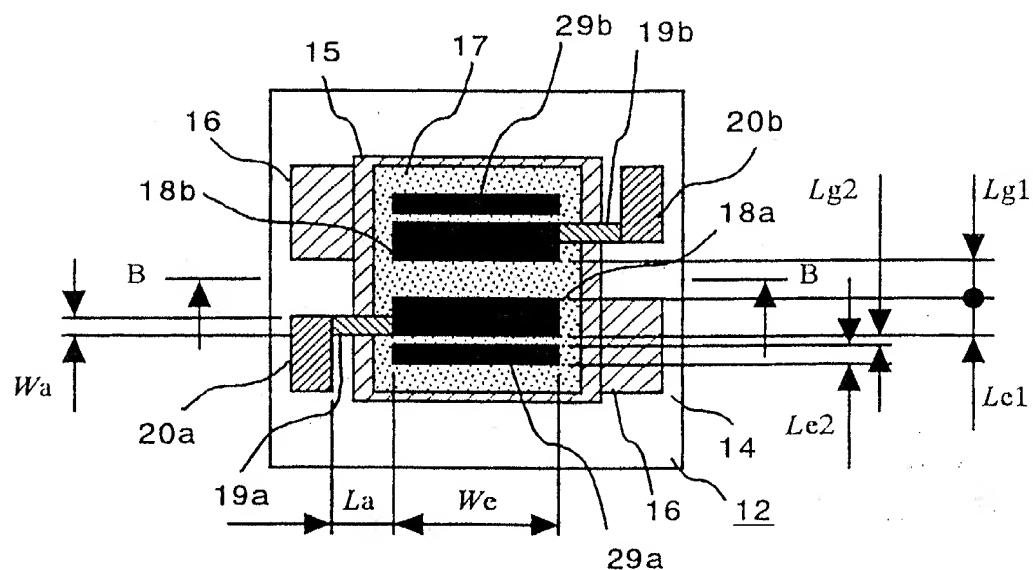
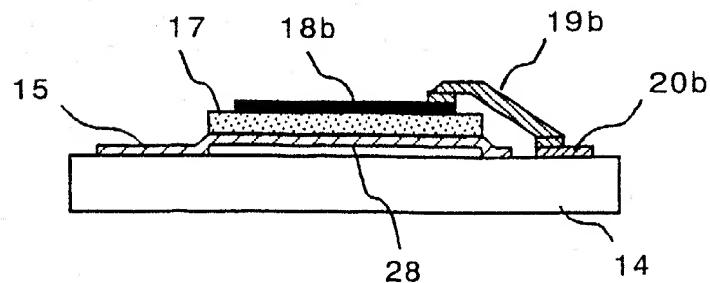
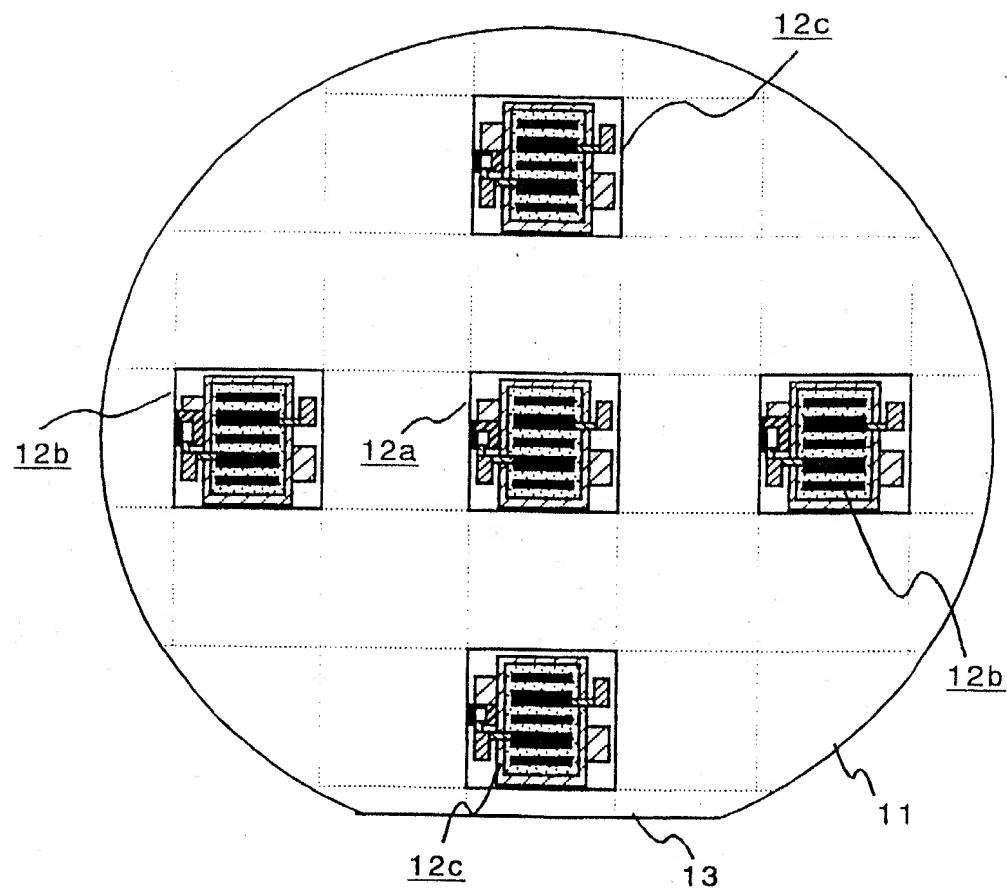


図30



25/33

図31



26/33

図32

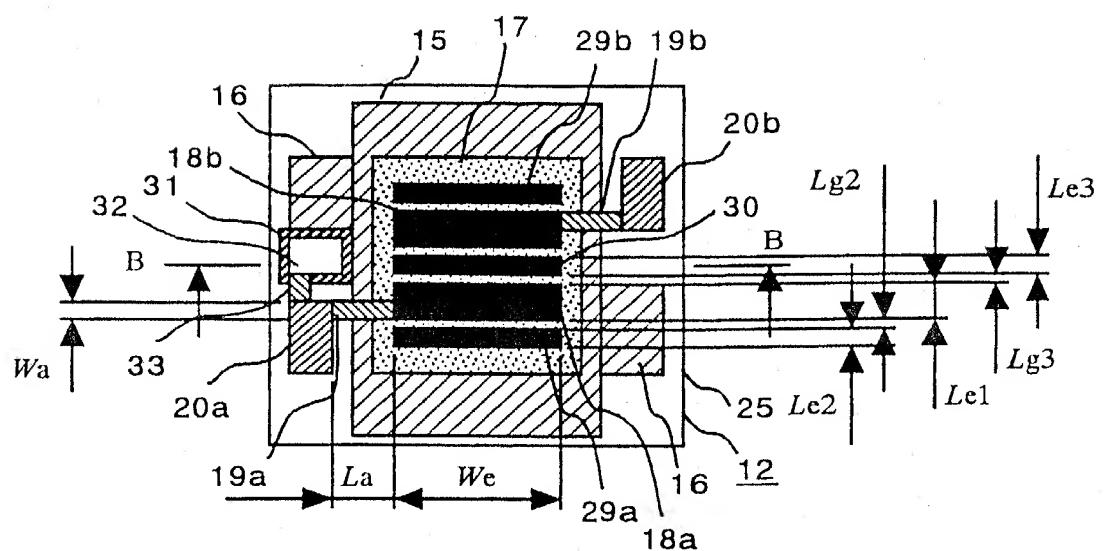
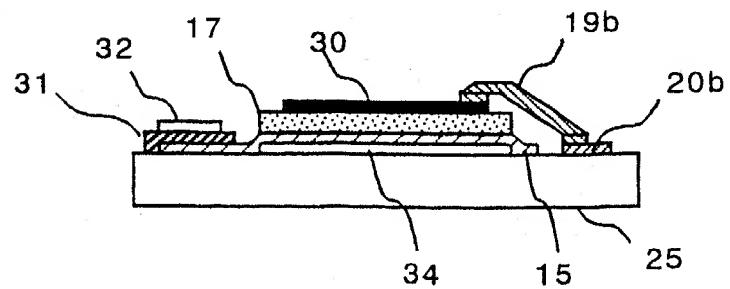


図33



27/33

図34

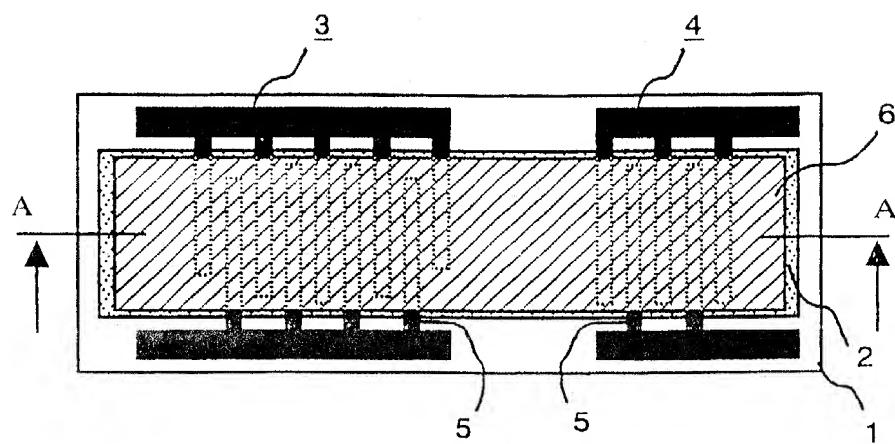
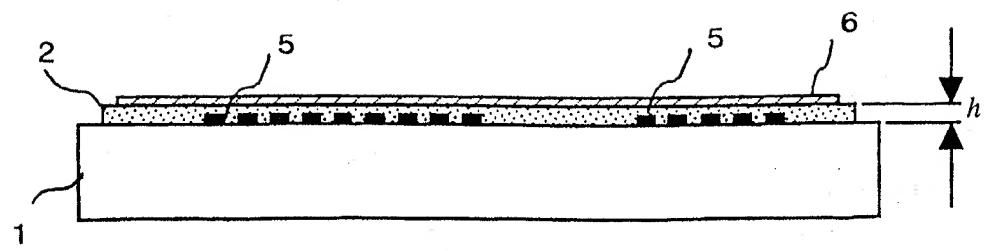


図35



28/33

図36

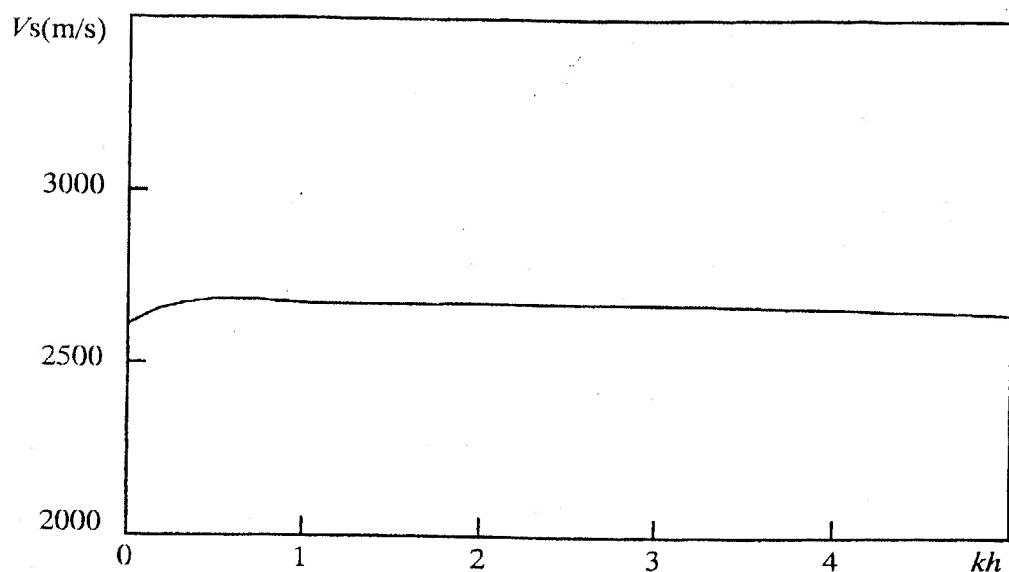
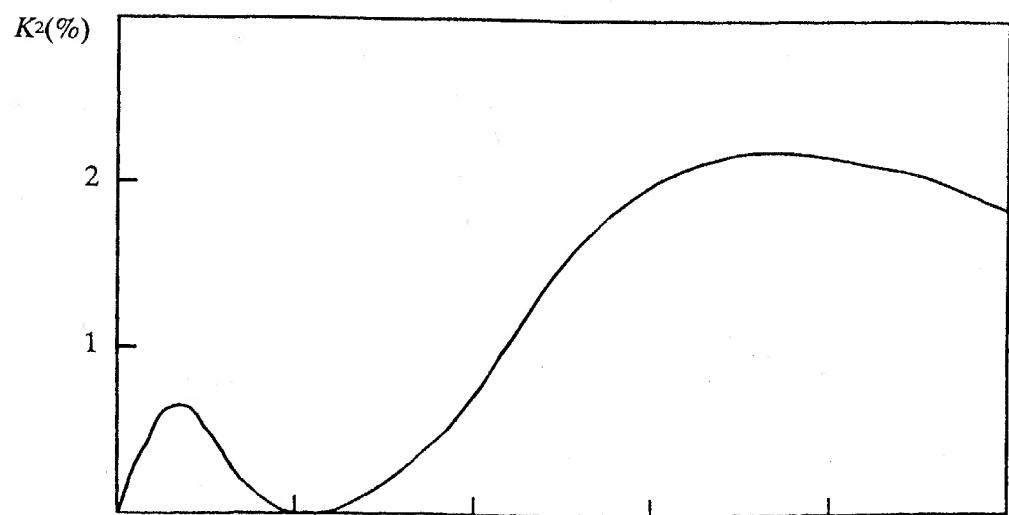
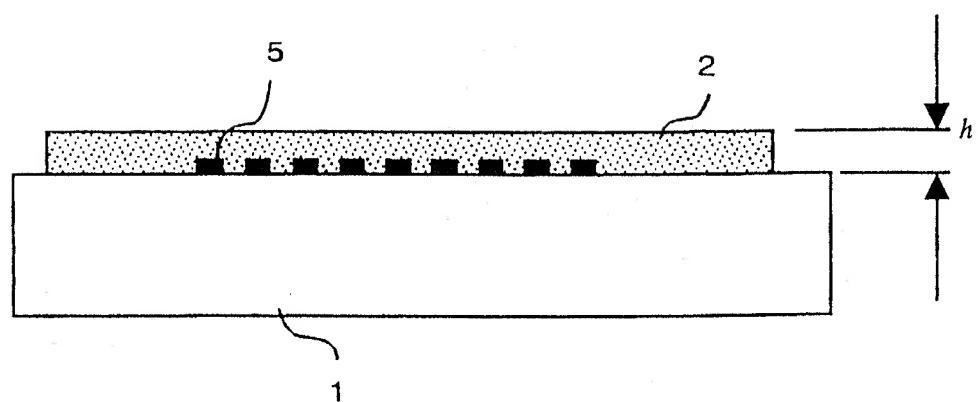


図37



29/33

図38



30/33

図39

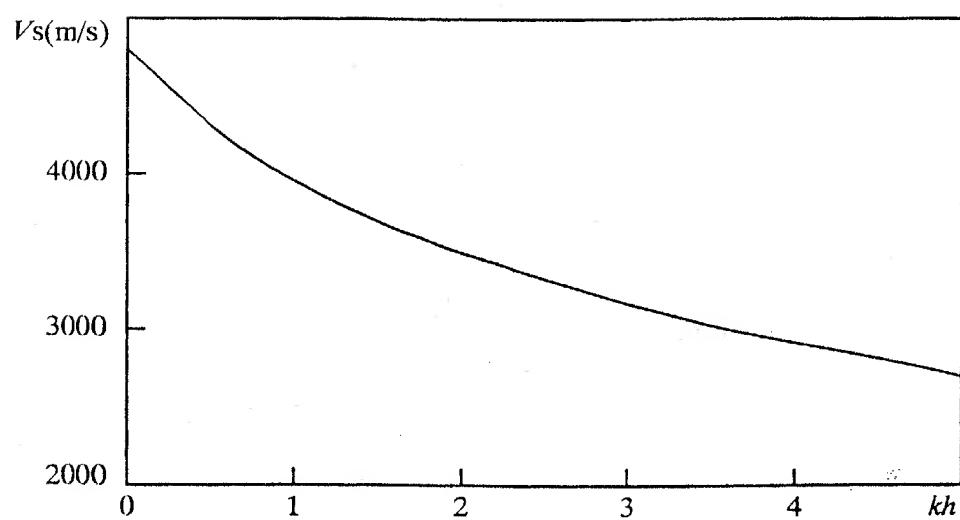
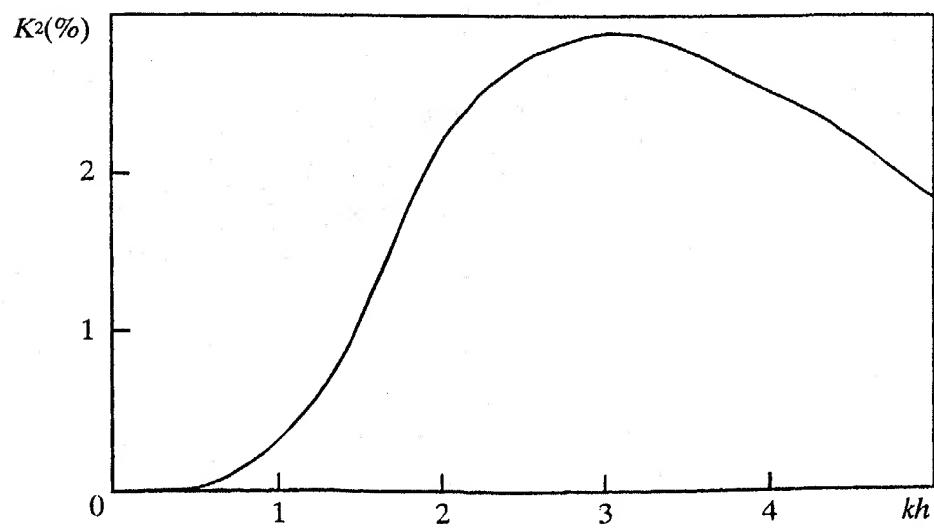
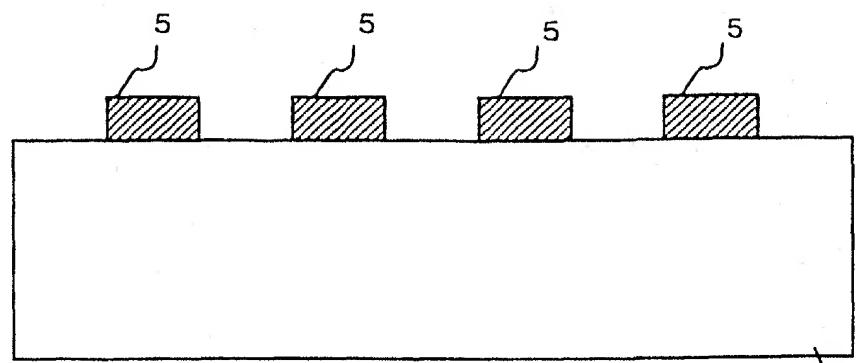


図40



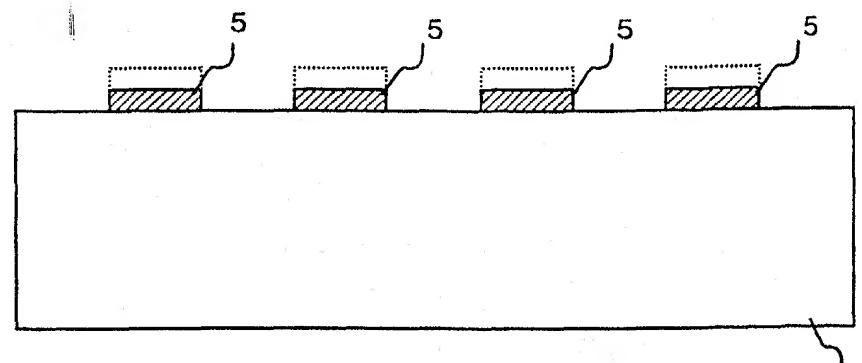
31/33

図41



電極材料エッチング

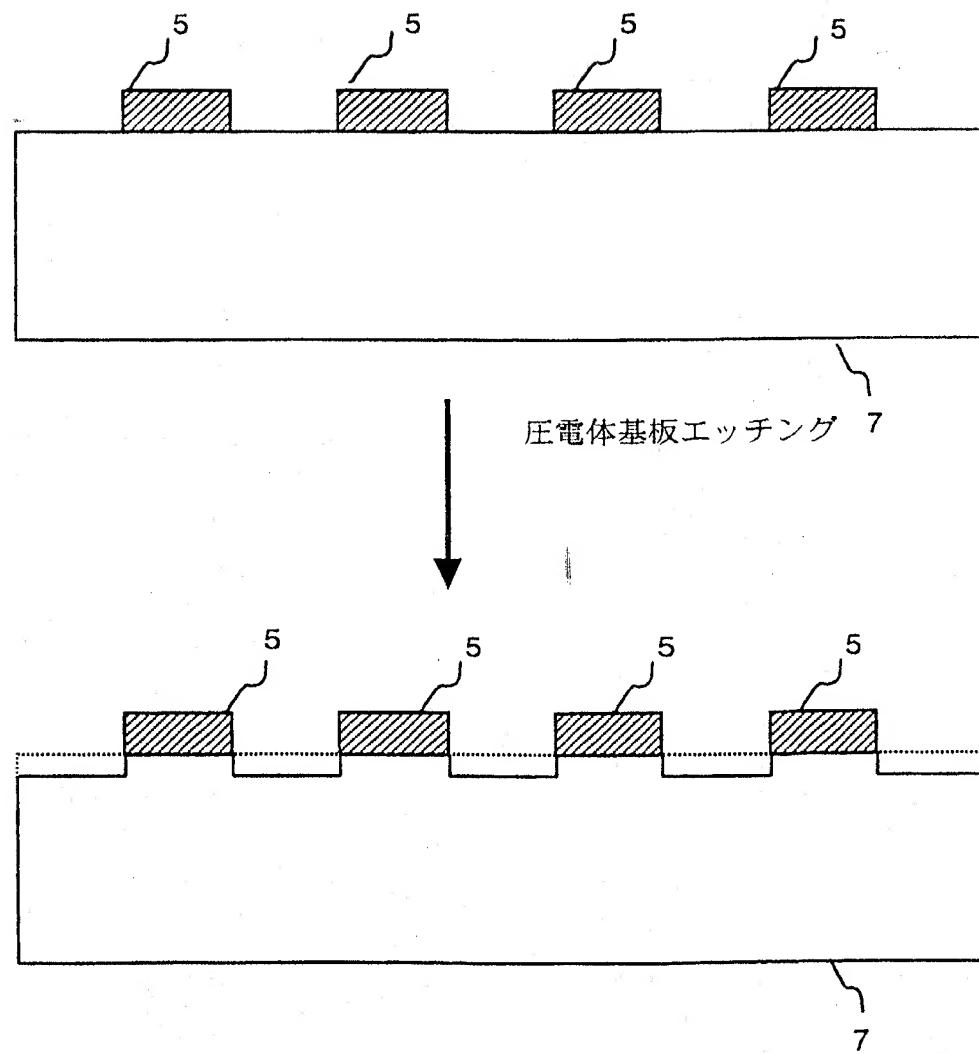
7



7

32/33

図42



33/33

図43

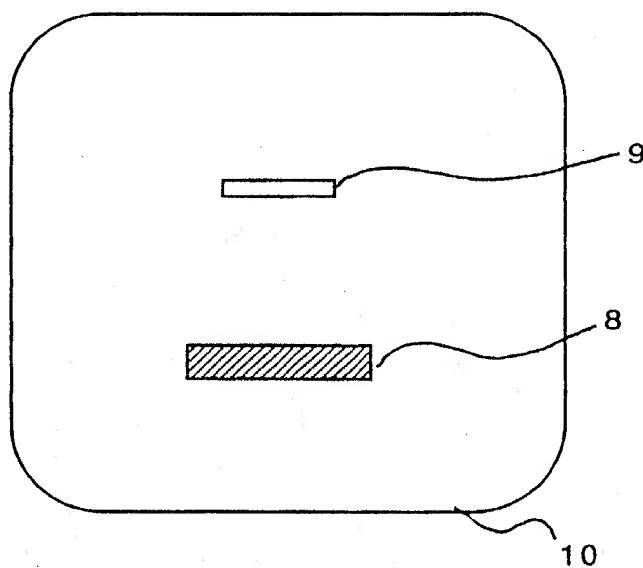


図44

